



저작자표시-비영리-동일조건변경허락 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



동일조건변경허락. 귀하가 이 저작물을 개작, 변형 또는 가공했을 경우에는, 이 저작물과 동일한 이용허락조건하에서만 배포할 수 있습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학석사학위논문

전류 증배 정류회로를 사용한
능동 클램프 포워드 컨버터의
영전압 스위칭에 대한 분석과 설계

**Analysis and Design of Zero Voltage Switching of an
Active Clamp Forward Converter using Current Doubler
Rectifier**

2014년 2월

서울대학교 대학원

전기 정보 공학부

김 두 호

공학석사학위논문

전류 증배 정류회로를 사용한
능동 클램프 포워드 컨버터의
영전압 스위칭에 대한 분석과 설계

**Analysis and Design of Zero Voltage Switching of an
Active Clamp Forward Converter using Current Doubler
Rectifier**

2014년 2월

서울대학교 대학원

전기 정보 공학부

김 두 호

전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 영전압 스위칭에 대한 분석과 설계

Analysis and Design of Zero Voltage Switching of an Active Clamp Forward Converter using Current Doubler Rectifier

지도교수 조 보 형

이 논문을 공학석사 학위논문으로 제출함

2014년 2월

서울대학교 대학원

전기 정보 공학부

김 두 호

김두호의 공학석사 학위논문을 인준함

2014년 2월

위 원 장 : _____ 설 승 기 _____

부위원장 : _____ 조 보 형 _____

위 원 : _____ 하 정 의 _____

초록

디지털 부하의 폭발적인 수요 증가로 인해 높은 효율의 전원공급 장치가 요구된다. 디지털 부하들의 주된 동작 영역은 경부하 영역이므로 이런 장비에 전원을 공급하는 장치는 경부하 효율이 매우 중요하다. 경부하 효율 감소의 주된 원인은 스위칭 손실이다. 이것을 개선하기 위해 본 논문에서는 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터의 영전압 스위칭 조건을 분석하고 그에 합당한 설계 가이드라인을 제시한다. 일반적인 능동 클램프 포워드 컨버터는 작은 자화 인덕터를 사용하여 영전압 스위칭을 얻는데 이는 1차단의 도통손실을 증가시키는 단점이 존재한다. 반면 전류 증배 정류회로가 사용된 이 회로는 경부하 상황에서 영전압 스위칭을 얻기 위해 부족한 에너지를 2차단 출력 인덕터에 흐르는 전류로부터 충당 받아 영전압 스위칭을 수행함으로써 경부하 효율을 개선한다. 본 회로의 영전압 스위칭의 과정을 설명하기 위해 그 조건을 분석하고 또한 전류 증배 정류회로를 사용했을 경우 발생하는 전류 불균형 현상의 원인을 파악하기 위해 정상상태 분석을 수행하여 이 현상이 영전압 스위칭에 어떤 영향을 주는지 확인한다.

본 논문의 타당성을 검증하기 위해 모의 실험과 240 W급 프로토타입 실험을 통해 개선된 영전압 스위칭을 확인하고 비교군 회로로 사용된 일반적인 능동 클램프 포워드 컨버터와 비대칭 하프브리지 컨버터와의 효율 비교를 통해 효율이 개선됨을 보인다.

주요어 : 능동 클램프 포워드 컨버터, 영전압 스위칭, 경부하 효율 개선

학 번 : 2012-20748

목차

초록	i
목차	iii
표 목차	v
그림 목차	vi
제 1 장 서론	1
1.1 연구의 배경	1
1.2 논문의 목적	3
1.3 논문의 구성	4
제 2 장 오프라인 저용량 컨버터에 적합한 토폴로지 분석	5
2.1 비대칭 하프 브리지 컨버터	5
2.1.1 동작 분석	6
2.1.2 영전압 스위칭 조건 분석	10
2.2 능동 클램프 포워드 컨버터	11
2.2.1 동작 분석	12
2.2.2 영전압 스위칭 조건 분석	16
제 3 장 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 동작모드 분석 및 설계	18
3.1 동작모드 분석	18

3.2 정상상태 분석	3 4
3.3 영전압 스위칭 조건 분석	3 7
3.4 설계 가이드라인	4 0
3.4.1 변압기 턴비	4 1
3.4.2 출력 인덕터 L_1, L_2	4 2
3.4.3 누설 인덕턴스	4 5
3.4.4 자화 인덕턴스	4 6
3.4.5 클램핑 커패시터 C_C	4 8
제 4 장 모의실험 및 실험결과	5 0
4.1 컨버터 모의실험	5 0
4.1.1 컨버터 동작 모의실험	5 0
4.1.2 컨버터 손실 모델 모의실험	5 6
4.2 프로토타입 실험 및 결과	6 2
4.3 효율 비교	6 9
제 5 장 결론 및 향후 연구	7 3
참고문헌	7 5
ABSTRACT	8 0
감사의 글	8 2

표 목차

표 1.1 80 Plus 규정 (효율).....	2
표 4.1 240W급 제안된 컨버터의 설계 제원	5 1
표 4.2 전류 증배 정류회로를 사용한 능동 클램프 파워드 컨버터 의 소자 정보.....	6 3
표 4.3 능동 클램프 파워드 컨버터의 소자 정보.....	6 5
표 4.4 비대칭 하프 브리지 컨버터의 소자 정보.....	6 6

그림 목차

그림 2.1 비대칭 하프 브리지 컨버터.....	6
그림 2.2 비대칭 하프 브리지 컨버터의 주요 파형.....	8
그림 2.3 일반적인 능동 클램프 포워드 컨버터.....	1 2
그림 2.4 일반적인 능동 클램프 포워드 컨버터의 정상상태 파형.....	1 3
그림 3.1 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터.....	1 9
그림 3.2 정상상태 주요 파형.....	2 0
그림 3.3 정상상태 회로동작 (모드 1 ($t_0 \sim t_1$)).....	2 2
그림 3.4 정상상태 회로동작 (모드 2 ($t_1 \sim t_2$)).....	2 4
그림 3.5 정상상태 회로동작 (모드 3 ($t_2 \sim t_3$)).....	2 5
그림 3.6 정상상태 회로동작 (모드 4 ($t_3 \sim t_4$)).....	2 7
그림 3.7 정상상태 회로동작 (모드 5 ($t_4 \sim t_5$)).....	2 8
그림 3.8 정상상태 회로동작 (모드 6 ($t_5 \sim t_6$)).....	2 9
그림 3.9 정상상태 회로동작 (모드 7 ($t_6 \sim t_7$)).....	3 1
그림 3.10 정상상태 회로동작 (모드 8 ($t_7 \sim t_8$)).....	3 2
그림 3.11 정상상태 회로동작 (모드 9 ($t_8 \sim t_9$)).....	3 3
그림 3.12 정상상태 회로동작 (모드 10 ($t_9 \sim t_{10}$)).....	3 4
그림 3.13 정상상태 DC 동작 점을 찾기 위한 두 개의 모드 ..	3 6
그림 3.14 근사화된 정상상태 파형.....	3 8
그림 3.15 시비율에 따른 V_{Cs1} 과 V_{Cc} 의 변화	4 2
그림 3.16 근사화된 출력 인덕터의 전류와 출력전류.....	4 4
그림 3.17 L_m 에 따른 1차단 도통 손실 비교	4 7
그림 3.18 L_{lk} 변화에 따른 영전압 스위칭 여부	4 8
그림 4.1 스위치의 영전압 스위칭 동작.....	5 2
그림 4.2 1차단의 전류파형 (최대 부하).....	5 3
그림 4.3 변압기의 1차단 전압 파형.....	5 4
그림 4.4 전류 불연속 모드에서 동기정류기의 전류.....	5 5
그림 4.5 전류 불연속 모드에서 바디 다이오드의 전류파형....	5 5
그림 4.6 MOSFET의 스위칭 과도과정 [37].....	5 8
그림 4.7 손실 모델을 이용한 손실 분석.....	5 9
그림 4.8 누설 인덕터와 MOSFET 출력 커패시터의 에너지	6 0

그림 4.9 변압기의 코어 손실 [39].....	6 1
그림 4.10 페라이트 코어의 일반적인 코어손실 데이터 [39] ...	6 2
그림 4.11 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터.....	6 4
그림 4.12 능동 클램프 포워드 컨버터.....	6 5
그림 4.13 비대칭 하프 브리지 컨버터.....	6 6
그림 4.14 2차단 전류와 출력 전압 파형(10% 부하).....	6 7
그림 4.15 2차단 전류와 출력 전압 파형(50% 부하).....	6 8
그림 4.16 2차단 전류와 출력 전압 파형(100% 부하).....	6 8
그림 4.17 각 컨버터의 효율곡선.....	6 9
그림 4.18 모의 실험을 통한 효율 분석.....	7 1

제 1 장 서론

1.1 연구의 배경

최근 20년간 PC개발 기술의 발달로 인한 전 세계적 PC 보급률의 상승과 함께 컴퓨터 통신 인프라가 빠른 속도로 발전하여 한국을 비롯한 경제 선진국들에서는 포화 수준에 다다랐다[1][2]. 이와 더불어 스마트폰을 포함한 모바일 기기의 보급률은 PC의 보급률보다 빠른 속도로 증가하고 있으며 모바일 기기를 위한 IT 기술 역시 빠르게 발전 중이다[3]. 또한 통화 품질의 개선을 위해 각 통신사는 많은 중계기를 운영 중이다. 이런 장비들의 특징은 출력 전력이 작은 경부하 상황에서 사용하는 시간이 많다는 것이다. 일반적인 PC 사용자의 경우 30% 이하의 부하 상황에서 사용하는 시간이 가장 많으며 통신 장비 역시 새벽시간에는 사용자가 적어 전력 소모가 작다.

이런 장비들에 사용되는 오프라인 컨버터의 경우 높은 입력전압으로 인해 경부하 조건에서 영전압 스위칭을 얻기 어렵다. 이것은 컨버터의 경부하 효율을 감소시키는 주된 원인이다. 경부하에서 발생하는 전력 소모의 절대적인 크기를 따지면 큰 양은 아니지만 전 세계적으로 사용되는 컴퓨터와 통신 장비들의 수를 생각하면 지금과 같이 에너지 문제가 중요한 이슈인 시기에 결코 가볍게 넘길 수 없는 문제이다. 전력 문제의 심각성을 인지한 컴퓨터 관련 협회 및 부품 업체들은 ‘80 Plus’ 라는 규정을 만들어 제품을 출시하고 있으며 ‘Climate Saver

Computing Initiative (CSCI)’ 라는 단체 역시 컴퓨터 전 부하에서 영역에서 80% 이상의 효율을 요구하고 있다(표1.1). 소비자들은 제품 선택 시 이런 점을 제품 선택의 중요한 고려 대상으로 인지하고 있다[4-6]. 또한 통신장비관련 업체들도 소모하는 전력을 줄이기 위한 여러 가지 방법을 고안하고 있다. 그 방안중 하나로 집중되는 통화량을 하나의 거대한 중계기 대신 소용량의 피코셀 중계기 여러개로 대신하여 트래픽을 분산시킴과 동시에 소비하는 전력 사용량을 줄였다[7-8]. 또한 옥외용 중계기의 전력 전달 방식 개선으로 점점 소비 전력을 줄여가고 있다[9].

표 1.1 80 Plus 규정 (효율)

	115V Internal Non-Redundant				230V Internal Redundant			
load(%)	10	20	50	100	10	20	50	100
80 Plus	-	80%	80%	80%/PFC .90	-			
80Plus Bronze	-	82%	85% / PFC 0.9	82%	-	81%	85% / PFC 0.9	81%
80Plus Silver	-	85%	88% PFC 0.9	85%	-	85%	89% PFC 0.9	85%
80Plus Gold	-	87%	90% PFC 0.9	87%	-	88%	92% PFC 0.9	88%
80Plus Platinum	-	90%	92% PFC 0.95	89%	-	90%	94% PFC 0.9	91%
80Plus Titanium	-	-	-	-	90%	94%	96%	91%

낮은 전력 용량을 가진 오프라인 컨버터에는 비대칭 하프 브리지 컨버터, LLC 하프 브리지 컨버터, Quasi Resonant 플라이백 컨버터와 일반적인 능동 클램프 포워드 컨버터 등이 쓰인다[10-24]. 더 높은 에너지

효율과 안정적인 전원공급 능력을 가진 전원공급 장치의 개발을 위해 지금도 많은 연구가 진행되고 있으며 부하의 용량별로 출시되는 다양한 제품군에 맞는 적절한 토폴로지 선정과 최적 설계를 통해 전력을 효율적으로 사용함으로써 에너지 절약을 이룰 수 있다.

1.2 논문의 목적

본 논문에서는 낮은 전력용량의 오프라인 컨버터로 전류 증배 정류회로가 사용된 능동 클램프 파워드 컨버터를 적합한 회로로 선정하고 분석한다. 이 회로는 구성이 단순하고 가격이 저렴하며, 변압기를 리셋하기 용이하다. 또한 메인 스위치의 영전압 스위칭이 가능하여 중·저용량 시스템에 많이 쓰인다. DC/DC 컨버터의 경부하 효율 감소의 주된 원인 중 하나는 스위칭 손실이다. 이 회로는 경부하 상황에서도 영전압 스위칭이 가능하기에 경부하 효율에서 장점을 갖는다.

2차단에 있는 두 개의 출력 인덕터의 전류 불균형 현상이 발생하는 원인을 정상상태 분석을 통해 규명하고 전류 불균형 현상을 고려하여 1차단 메인 스위치의 영전압 스위칭을 위한 조건을 밝힌다. 주어진 부하 범위에서 좋은 효율을 보장하고 경부하에서 효율을 개선하기 위해서는 최적 설계와 함께 영전압 스위칭 조건이 만족 되어야 한다.

제안된 회로의 최적 설계가 완료되면 모의실험을 통해 회로의 정상 동작과 함께 경부하 상황에서 영전압 스위칭 여부를 확인한다. 또한 손실모델 분석을 통해 부하 상황에 따라 효율을 분석하며 비교군 회로의 효율과 비교하여 경쟁력을 확보한다.

마지막으로 제안된 회로와 비교군 회로를 제작하여 실험을 통해 논문의 타당성을 검증한다.

1.3 논문의 구성

본 논문은 총 다섯 개의 장으로 구성되어있다. 제 1장에서는 본 논문의 연구 목적과 배경을 설명하고 연구의 내용을 간략히 기술한다. 제 2장에서는 컴퓨터나 통신장치에 사용되고 있는 회로 중 제안된 회로의 비교군이 될 회로에 대한 분석을 진행한다. 제 3장에서는 제안된 회로의 동작에 대한 상세한 분석과 설계과정을 다룬 후에 영전압 스위칭을 위한 조건을 제시한다. 제 4장에서는 모의실험과 프로토타입 회로의 실험을 통해 동작을 확인하고 효율을 측정한다. 제안된 회로와 비교군의 측정된 효율을 비교하여 논문의 타당성을 보인다. 제 5장의 결론에서는 본 논문의 내용을 요약 및 정리하고 향후 연구 방향에 대해 기술한다.

제 2 장 오프라인 저용량 컨버터에 적합한 토폴로지 분석

제 2장에서는 낮은 전력용량을 가진 오프라인 컨버터에 적합한 토폴로지를 분석한다. 기존에 사용중인 오프라인 저용량 컨버터는 플라이백 컨버터, 비대칭 하프 브리지 컨버터, 일반적인 능동 클램프 포워드 컨버터 그리고 LLC 하프 브리지 컨버터 등이 있다[25]. 이 중에서 본 논문에서 제안하고 있는 전류 증배 정류 회로가 사용된 능동 클램프 포워드 컨버터와 비슷한 구조를 가지며 제품의 단가가 저렴한 비대칭 하프 브리지 컨버터와 일반적인 능동 클램프 포워드 컨버터를 비교군으로 선정하여 회로의 동작과 함께 영전압 스위칭 조건을 분석한다.

2.1 비대칭 하프 브리지 컨버터

비대칭 하프 브리지 컨버터는 간단한 구조와 태생적으로 영전압 스위칭을 할 수 있는 장점이 있다. 또한 다른 회로에 비해 구조적으로 전압과 전류의 스트레스가 작으며 동작이 간단하다[19-21],[26-28]. 비대칭 하프 브리지 컨버터에도 2차단에 전류 증배 정류회로를 연결하여 회로를 구성할 수 있다. 하지만 이럴 경우 전압 이득이 기존에 비해 반으로 줄어들게 된다. 이때 홀드-업 타임을 고려하면 변압기의 턴비가 더 낮아져야 하는데 이로 인해 몇 가지 문제점이 발생한다. 첫 번째로 1차단으로 반사된 출력 전류가 1차단의 도통 손실과 스위치 Turn off 손실의 증가를 일으킨다. 두 번째는 시비율 손실 증가로 인한 순환 전류

손실의 증가이다. 마지막으로, 동기 정류기의 역전압이 증가하여 내압이 더 높은 소자를 사용해야 하는데, 이런 소자들은 일반적으로 $R_{ds(on)}$ 이 높기 때문에 2차단의 도통 손실을 증가시킨다. 이러한 점을 고려하여 일반적인 비대칭 하프 브리지 컨버터를 비교군으로 결정하였다.

이번 절에서는 일반적인 비대칭 하프 브리지 컨버터 동작에 대해 간단한 설명과 함께 영전압 스위칭 조건에 대해 분석한다.

2.1.1 동작 분석

그림 2.1은 비대칭 하프 브리지 컨버터의 회로도 이다. 1차단에는 두 개의 스위치가 서로 상보적으로 동작하며 정상상태에서는 블로킹 커패시터에 일정한 전압이 유지된다. 이 블로킹 커패시터는 S_2 가 켜져 있을 때 에너지를 2차단으로 넘겨주는 역할을 할 뿐만 아니라 변압기가 포화되는 것을 막아준다.

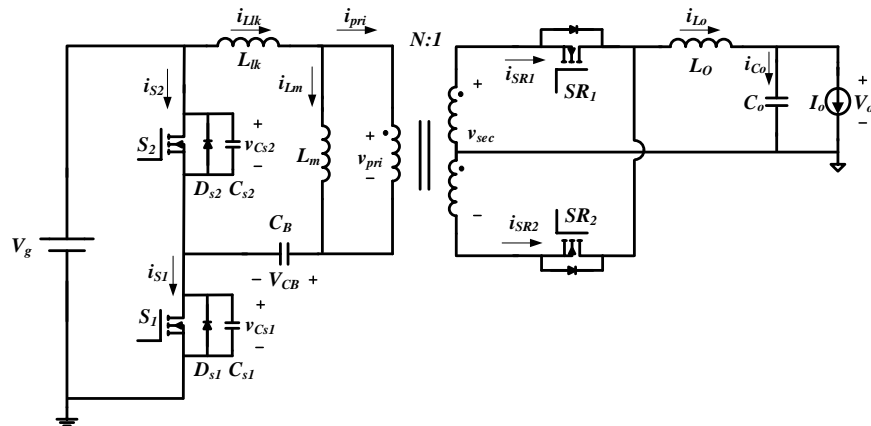


그림 2.1 비대칭 하프 브리지 컨버터

이 커패시터의 전압을 구하기 위해 자화 인덕터(L_m)에서 Voltage · Second 균형을 확인해보면 식 (2-1), (2-2)와 같다. 변압기나 인덕터의 경우 코어의 포화를 막기 위해 Voltage · Second 균형을 지켜줘야 한다[29].

$$(V_g - V_{CB})D = V_{CB}(1 - D) \quad (2-1)$$

$$V_{CB} = V_g D \quad (2-2)$$

입력 전압과 출력 전압의 관계를 얻기 위해 출력 인덕터(L_o)에서 마찬가지로 Voltage · Second 균형을 확인한다.

$$\left(\frac{V_g - V_{CB}}{N} - V_o\right)D + \left(\frac{V_{CB}}{N} - V_o\right)(1 - D) = 0 \quad (2-3)$$

$$V_o = \frac{2V_g D(1 - D)}{N} \quad (2-4)$$

회로의 동작모드 분석을 시작하기 전에 몇 가지 가정을 한다.

- 1) Dead Time은 시비율에 비해 매우 짧다.
- 2) 누설 인덕턴스는 자화 인덕턴스에 비해 매우 작다
- 3) 블로킹 커패시터는 매우 커서 전압 리플이 무시된다.
- 4) 2차단 출력 인덕터는 전류 연속모드로 동작한다.

모드 1 ($t_0 \sim t_1$)

모드 1은 아래쪽 메인 스위치 (S_1)이 켜진 상황에서 2차단 동기 정류기의 전류 교환이 끝난 뒤에 시작된다. 따라서 변압기의 1차단에는 $V_g - V_{CB}$ 의 전압이 인가되어 에너지가 2차단으로 전달되는 구간이며 자화 인덕터의 전류 (i_{Lm})이 증가한다. 변압기의 1차단 전류 (i_{pri})는 i_{Lm} 과 1차단으로 반사된 출력 전류 (i_{Lo})의 합으로 표현된다.

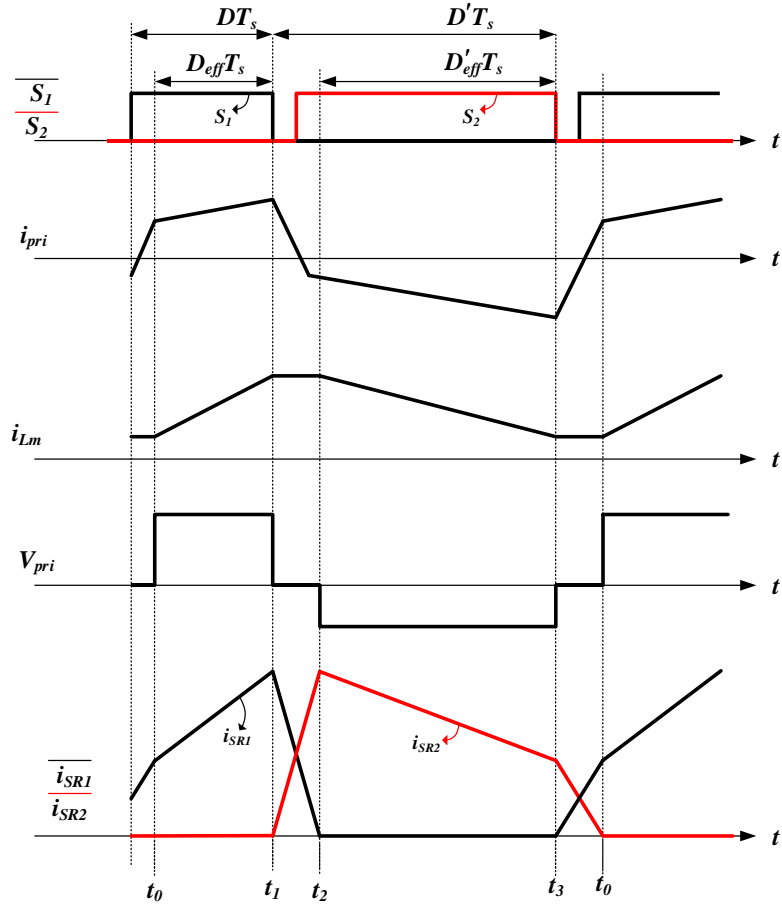


그림 2.2 비대칭 하프 브리지 컨버터의 주요 파형

모드 2 ($t_1 \sim t_2$)

S_1 이 꺼짐과 동시에 모드 2가 시작된다. S_1 이 꺼져도 i_{pri} 는 계속 흘러 C_{S2} 를 방전시키고, C_{S1} 을 충전시킨다. C_{S2} 의 전압이 V_g 에서 V_{CB} 까지 방전되면 V_{pri} 는 0이 된다. 따라서 1차단과 2차단은 분리된다. 그 후에 2차단의 동기 정류기 간의 전류 교환구간이 시작된다. 2차단이 분리되었기 때문에 C_{S2} 는 누설 인덕터에(L_{lk}) 저장된 에너지에 의해 계속해서 0 V가 될 때까지 방전되고 이 전류는 S_2 의 바디 다이오드 (D_{S2})로 흐르게 된다. 이때 S_2 를 켜게 되면 영전압 스위칭을 얻을 수 있다.

S_2 가 켜진 후엔 변압기 1차단에 $-V_{CB}$ 가 인가되지만 2차단 동기 정류기 간의 전류 교환이 완료되지 않았기 때문에 블로킹 커패시터의 모든 전압은 L_{lk} 에 모두 인가되므로 i_{Llk} 가 감소하게 되어 i_{pri} 역시 감소한다. 이 구간은 i_{pri} 와 i_{Lm} 의 값이 i_{Lo}/N 과 같을 때 종료된다.

모드 3 ($t_2 \sim t_3$)

2차단 동기 정류기의 전류교환이 끝나고 $-V_{CB}$ 가 변압기에 인가된다. 따라서 모드 1과 마찬가지로 에너지가 2차단으로 전달된다. 동시에 i_{Llk} 와 i_{Lm} 은 감소하며 이 두 전류의 합은 i_{Lo}/N 와 같다.

모드 4 ($t_3 \sim t_0$)

S_2 가 꺼지면서 모드 4가 시작된다. 변압기 1차단에 흐르던 전류 i_{pri} 는 C_{S1} 을 방전시킴과 동시에 C_{S2} 를 충전시킨다. V_{Cs1} 이 $V_g - V_{CB}$ 가 될 때까지 i_{pri} 는 i_{Llk} 와 1차단으로 반사된 I_o 의 합이다. 따라서 V_{Cs1} 은 모드 2의 V_{Cs2} 의

감소보다 빠르게 이루어 진다. V_{pri} 가 0 V가 되면 1차단과 2차단은 분리가 되고 2차단의 동기 정류기 간의 전류 교환이 이루어진다. V_{Cs1} 은 L_{lk} 의 에너지에 의해 0 V가 될 때까지 방전을 지속한다. C_{S1} 이 완전히 방전되면 i_{pri} 는 S_1 의 바디 다이오드(D_{S1})을 통해 흐르게 되어 영전압 스위칭을 얻기 위한 조건을 달성한다.

D_{S1} 으로 전류가 흐르는 중에 S_1 이 켜지면 S_1 은 영전압 스위칭을 얻게 된다. 이 구간에서 L_{lk} 에는 $V_g - V_{CB}$ 가 인가되고 i_{Llk} 에 의해 i_{pri} 는 감소하게 된다. 이 구간은 i_{pri} 와 i_{Lm} 의 차이가 i_{LO}/N 이 될 때 종료된다.

2.1.2 영전압 스위칭 조건 분석

S_1 과 S_2 는 영전압 스위칭의 상황은 비슷하다. 두 스위치 양단의 전압은 처음에는 L_{lk} 와 L_o 의 합쳐진 에너지에 의해 방전되다가 2차단이 분리된 후에는 L_{lk} 의 에너지 만으로 방전된다. 하지만 S_2 가 S_1 보다 영전압 스위칭을 쉽게 얻을 수 있는데 그 이유는 식 (2-5) ~ (2-8)에서 알 수 있다. 그 이유는 $i_{pri}(t_1')$ 의 값이 $i_{pri}(t_3')$ 의 절대값 보다 항상 크기 때문이다(t_1' 와 t_3' 은 각각 t_1 과 t_3 에서 짧은 시간의 경과 후 $V_{pri} = 0$ V 가 되는 시점). 회로의 시비율은 입력전압과 출력전압의 비에 의해 0.5이하로 제한되기 때문에 시비율을 나타내는 D 는 항상 $(1-D)$ 보다 작다. 또한 각 식의 첫 항과 둘째 항은 부호가 반대이기 때문에 전류의 크기에서 차이가 난다.

$$L_{Lk}i_{pri}(t_1')^2 \geq (C_{S1} + C_{S2})(DV_g)^2 \quad (2-5)$$

$$L_{Lk}i_{pri}(t_3')^2 \geq (C_{S1} + C_{S2})((1-D)V_g)^2 \quad (2-6)$$

where

$$i_{pri}(t_1) = \frac{I_o}{N} + I_{Lm,avg} + \frac{V_g(1-D)DT_s}{2L_m} \quad (2-7)$$

$$i_{pri}(t_3) = -\frac{I_o}{N} + I_{Lm,avg} - \frac{V_g(1-D)DT_s}{2L_m} \quad (2-8)$$

영전압 스위칭을 쉽게 얻기 위한 방법 중 하나로 누설 인덕턴스를 키우는 방법이 있다. 하지만 누설 인덕턴스가 너무 커질 경우, 2차단 동기 정류기에서 공진이 발생할 수 있고 1차단에서 큰 전압 스파이크가 발생할 수 있다. 그로 인해 더 큰 내압의 소자를 사용해야 한다. 혹은 동기 정류기 양단에서 발생하는 전압 스파이크를 막기 위해 스너버 회로를 달아야 할 필요가 있을 수도 있으며 이는 더 큰 에너지 손실이 발생할 수 있음을 의미한다.

2.2 능동 클램프 포워드 컨버터

능동 클램프 포워드 컨버터는 비대칭 하프 브리지 컨버터와 마찬가지로 단순한 구조를 가지고 입력, 출력단 사이의 전기적인 절연을 얻을 수 있는 강압형 컨버터이다. 보조 스위치 (S_2)와 클램핑 커패시터 (C_C)에 의해 누설 인덕터(L_{lk})에 저장된 에너지를 재사용 할 수 있으며 변압기 1차단에서 발생하는 전압 스파이크를 줄일 수 있다. 또한 L_{lk} 의 에너지를 이용하여 메인 스위치(S_1)의 영전압 스위칭을 얻을 수 있다[26-30].

2.2.1 동작 분석

그림 2.3에 능동 클램프 파워드 컨버터를 나타내었다. 동작 분석의 간소화를 위해 몇 가지 가정을 한다.

- 1) 클램핑 커패시터 C_c 는 일정 전압을 유지 할 만큼 충분히 크다.
- 2) 누설 인덕터는 자화 인덕터 보다 충분히 작다
- 3) 정상상태 동작 시, 영전압 스위칭 조건을 만족한다.

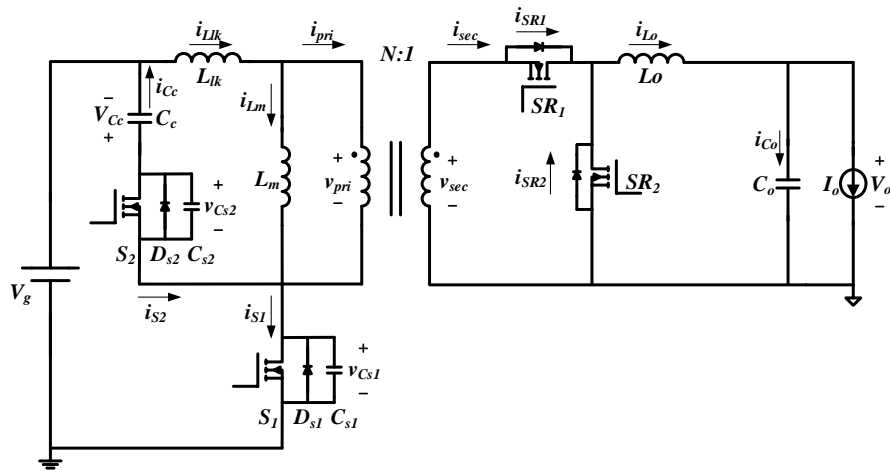


그림 2.3 일반적인 능동 클램프 파워드 컨버터

정상상태에서 클램핑 커패시터의 전압(V_{Cc})은 일정한 값으로 유지된다. 이 값은 1차단 변압기에서 Voltage · Second 균형을 통해 얻을 수 있다. 식 (2-9), (2-10)에 그 결과를 나타내었다.

$$V_g D - V_{Cc} (1 - D) = 0 \quad (2-9)$$

$$V_{Cc} = \frac{D}{(1-D)} V_g \quad (2-10)$$

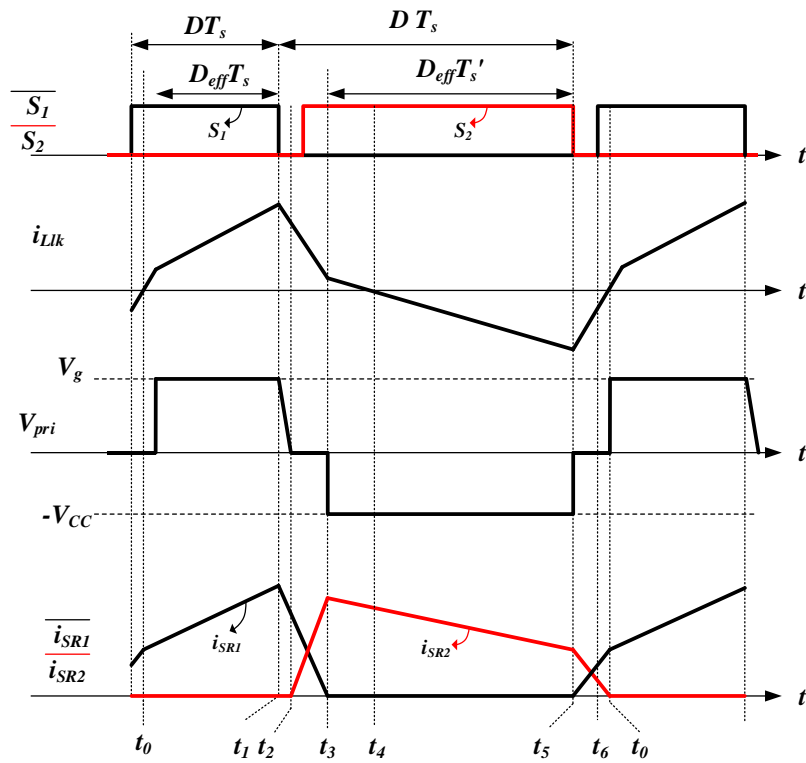


그림 2.4 일반적인 능동 클램프 파워드 컨버터의 정상상태 파형

모드 1 ($t_0 \sim t_1$)

메인 스위치(S_1)가 켜지고 보조 스위치(S_2)는 꺼진 상태에서 S_1 의 전압 V_{Cs1} 이 0 V가 되면서 이 구간이 시작된다. 따라서 입력전압(V_g)이 L_{lk} 와

L_m 에 인가되어 누설 인덕터의 전류(i_{Lk})와 자화 인덕터의 전류(i_{Lm})은 선형으로 증가한다. 또한 입력단의 에너지가 출력단으로 전달되며 출력 인덕터의 전류(i_{Lo})는 모두 동기정류기(SR_1)로 흐른다. 이 구간은 S_1 이 꺼지면서 종료된다.

모드 2 ($t_1 \sim t_2$)

이 구간은 S_1 이 꺼지면서 시작된다. 변압기를 통해 흐르던 전류 i_{Lk} 는 S_1 의 출력 커패시터(C_{S1})을 0 V에서 V_g 까지 충전 시킨다. 반대로 변압기 양단의 전압은 0 V까지 감소하게 되고 이때 모드가 종료된다.

모드 3 ($t_2 \sim t_3$)

변압기 양단의 전압이 0 V가 되면서 이 모드가 시작된다. 따라서 입력단과 출력단은 연결이 끊어지게 된다. 동시에 동기 정류기 사이의 전류 교환이 시작된다. L_k 와 L_m 에 있는 에너지가 충분하여 V_{Cs1} 가 $V_g + V_{Cc}$ 이상으로 충전되면 V_{Cs1} 은 $V_g + V_{Cc}$ 로 유지되며 보조 스위치의 전류(i_{S2})가 S_2 의 바디 다이오드(D_{S2})를 통해 흐르게 된다. 이 때 스위치를 켜게 되면 S_2 의 영전압 스위칭을 얻게 된다. 이 구간은 동기 정류기 간의 전류 교환이 끝남과 동시에 종료 된다.

모드 4 ($t_3 \sim t_4$)

출력 인덕터의 전류(i_{Lo})가 모두 동기정류기 SR_2 로 흐르게 되면서 이 모드가 시작된다. 변압기 1차측의 전압은 클램핑 커패시터의 전압($-V_{Cc}$)과

같아지면서 1차측에서 2차측으로 에너지가 넘어감과 동시에 변압기는 C_C 에 의해 리셋된다. L_k 와 L_m 에도 (-) 전압이 인가되어 전류가 줄어든다.

모드 5 ($t_4 \sim t_5$)

변압기의 1차단 전류 i_{pri} 가 방향을 바꾸며 이 구간이 시작된다. 이것을 제외한 모든 것은 모드 4와 동일하다.

모드 6 ($t_5 \sim t_6$)

모드 6은 S_2 가 꺼지면서 시작된다. 음의 방향으로 흐르는 i_{Lk} 는 S_2 가 꺼지면서 V_{Cs1} 을 방전시킨다. V_{Cs1} 이 V_g 와 같아질 때까지 i_{Lo} 는 SR_2 를 통해 흐른다. V_{Cs1} 이 V_g 가 되어 V_{pri} 가 0 V가 되면 2차단 동기 정류기 사이의 전류 교환이 이루어 진다.

V_{pri} 가 0 V가 되었기 때문에 i_{Lk} 와 i_{Lm} 은 동일하다. 따라서 V_{Cs1} 은 L_k 와 L_m 의 에너지에 의해 0 V로 방전된다. 그 후에 S_1 의 전류(i_{S1})는 S_1 의 바디 다이오드(D_{S1})로 흐르게 된다. 이 때 S_1 을 켜게 되면 영전압 스위칭을 얻게 된다.

모드 7 ($t_6 \sim t_0$)

누설 인덕터의 전류 i_{Lk} 가 음수이므로 S_1 은 t_6 에서 영전압 스위칭으로 켜지게 되는데, D_{S1} 을 통해 형성된 전류의 경로는 L_k 양단에 V_g 를 인가

시킨다. 따라서 i_{Lk} 는 급격하게 증가하게 된다. 이 구간은 동기 정류기 SR_1 이 동기 정류기간의 전류 교환에 의해 출력 전류를 감당하게 되면서 이 구간이 종료 된다.

2.2.2 영전압 스위칭 조건 분석

S_1 의 영전압 스위칭은 t_5 에서 i_{Lk} 와 t_6 이후의 i_{Lo} 에 의해 결정된다. 1차단으로 반사된 출력 전류는 상황에 따라 S_1 의 영전압 스위칭을 어렵게 만들기도 하므로 설계시에 유의해야 한다.

일단, S_1 이 켜지는 시점에서 S_1 의 전류가 D_{S1} 을 통해 흘러야 하므로 L_k 의 에너지는 S_1 의 출력 커패시터(C_{S1})가 가진 에너지보다 커야 한다.

$$\frac{1}{2}L_k(i_{Lk}(t_5))^2 \geq \frac{1}{2}C_{S1}(V_{C_{S1}}(t_5))^2 \quad (2-11)$$

SR_1 이 꺼진 상태이므로 i_{Lk} 은 i_{Lm} 과 동일하다.

$$i_{Lk}(t_5) = i_{Lm}(t_5) \quad (2-12)$$

$$i_{Lm}(t_5) = I_{Lm} - \frac{1}{2}DV_gT_s \quad (2-13)$$

그리고 두 스위치 S_1 과 S_2 가 꺼져있는 Dead time 동안 2차단 동기 정류기 사이의 전류 교환이 이루어 지는데, i_{SR1} 이 i_{LO1} 의 최솟값까지 급격하게 증가하게 된다. 회로가 전류 불연속 모드로 동작 중이라면 i_{SR1} 은 0 A 에서부터 증가하지만 전류 연속 모드일 경우 이 값은 0 A 이상의 어떤 값이며 식 (2-14)로 표현된다. 따라서 출력 전류에 따라 Dead

time을 적절히 조절해 줄 필요가 있다. 만약 Dead time이 너무 길면 V_{Cs1} 이 공진시간이 길어져서 다시 전압이 차오르게 되고, 짧으면 V_{Cs1} 이 0 V가 되기 전에 S_1 이 켜지게 된다. 두 가지 경우 모두 하드 스위칭을 하는 경우로써 바람직하지 않다.

$$i_{Lo}(t_s) = I_o - \frac{1}{2}D(1-D)V_gT_s \quad (2-14)$$

식 (2-11)에 (2-13)을 대입하면 누설 인덕턴스의 조건을 얻을 수 있다.

$$L_k \geq \frac{1}{C_{s1}} \left[\frac{V_g}{(1-D)(I_{Lm,DC} - \frac{1}{2}DV_gT_s)} \right]^2 \quad (2-15)$$

능동 클램프 포워드 컨버터는 영전압 스위칭을 얻기 위해 작은 크기의 자화 인덕턴스를 이용한다. 이는 자화 인덕터의 전류 리플이 커지는 것을 의미하고 더 큰 도통 손실을 야기 시키는 문제점이 있다.

제 3 장 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 동작모드 분석 및 설계

제 3장에서는 본 논문에서 제안하는 회로인 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터를 분석한다. 이 회로는 1차단으로 반사된 2차단의 출력 전류가 영전압 스위칭을 도와주기 때문에 일반적인 능동 클램프 포워드 컨버터에 비해 넓은 영전압 스위칭 범위를 갖고 있다. 따라서 경부하 효율이 개선 될 수 있다. 또한 중부하에서는 전류 증배 정류회로의 특징이 부각되어 도통 손실에 의한 효율 감소가 적다[32-33]. 이러한 이점을 통해 이 회로가 컴퓨터 및 통신장치와 같은 중, 저용량 어플리케이션의 전원공급 장치의 한 파트로써 적합하다고 판단된다.

이 장에서는 첫 번째로 회로의 동작에 따라 나뉘지는 각 구간별에 대해 자세한 분석을 수행한다. 두 번째로 회로의 정상상태에 대해 분석한 뒤 이를 토대로 메인 스위치의 영전압 스위칭을 위한 조건을 분석하면 일반적인 능동 클램프 포워드 컨버터에 비해 작은 누설 인덕턴스와 큰 자화 인덕턴스를 사용할 수 있다는 결론을 얻는다. 이를 바탕으로 전체적인 효율을 고려한 설계 가이드 라인을 제시한다.

3.1 동작모드 분석

전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 회로 구성은 그림 3.1에 나타나있다. 1차단은 메인 스위치(S_1), 보조 스위치(S_2),

누설 에너지를 저장하기 위한 클램핑 커패시터(C_c), 변압기로 구성되어 있다. S_1 은 한 주기 안에서 시비율(D) 동안 켜져 있고 S_2 는 이와 상보적으로 동작하며 두 스위치의 Turn-on 신호 사이에는 두 스위치가 동시에 켜지는 것을 막기 위해 Dead Time이 존재한다. 이 두 스위치는 바디 다이오드(D_{s1} , D_{s2})와 출력 커패시터(C_{s1} , C_{s2})를 포함한다. 또한 변압기는 누설 인덕턴스(L_{lk})와 자화 인덕턴스(L_m) 그리고 이상적인 변압기로 모델링 되었다. 2차단은 두 개의 동기 정류기(SR_1 , SR_2)와 출력 인덕터(L_1 , L_2) 그리고 출력 커패시터(C_o)로 이루어져 있다.

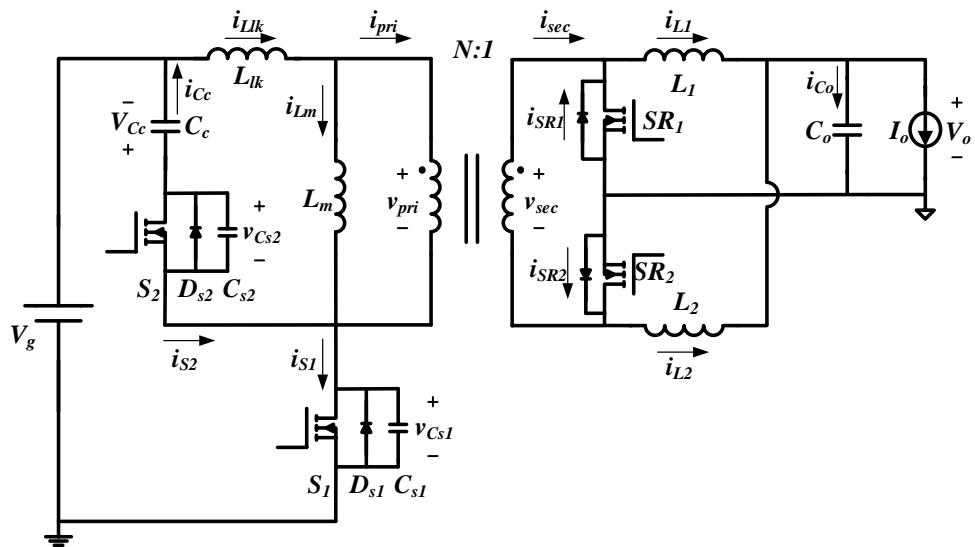


그림 3.1 전류 증배 정류회로를 사용한 능동 클램프 파워드 컨버터

그림 3.2는 전류연속 모드의 정상상태에서 주요 전압, 전류 파형이다. 제안된 회로는 정상상태에서 한 주기동안 10개의 세부 모드로 나뉘며 일반적인 능동 클램프 파워드 컨버터와는 다르게 누설 인덕터의

전류(i_{Llk})와 자화 인덕터의 전류(i_{Lm})가 동일하지 않다. 이 차이는 2차단의 출력 전류가 반사되어 나타나는 효과로써, 이 전류차이로 인해 S_1 의 영전압 스위칭을 얻을 수 있다[34].

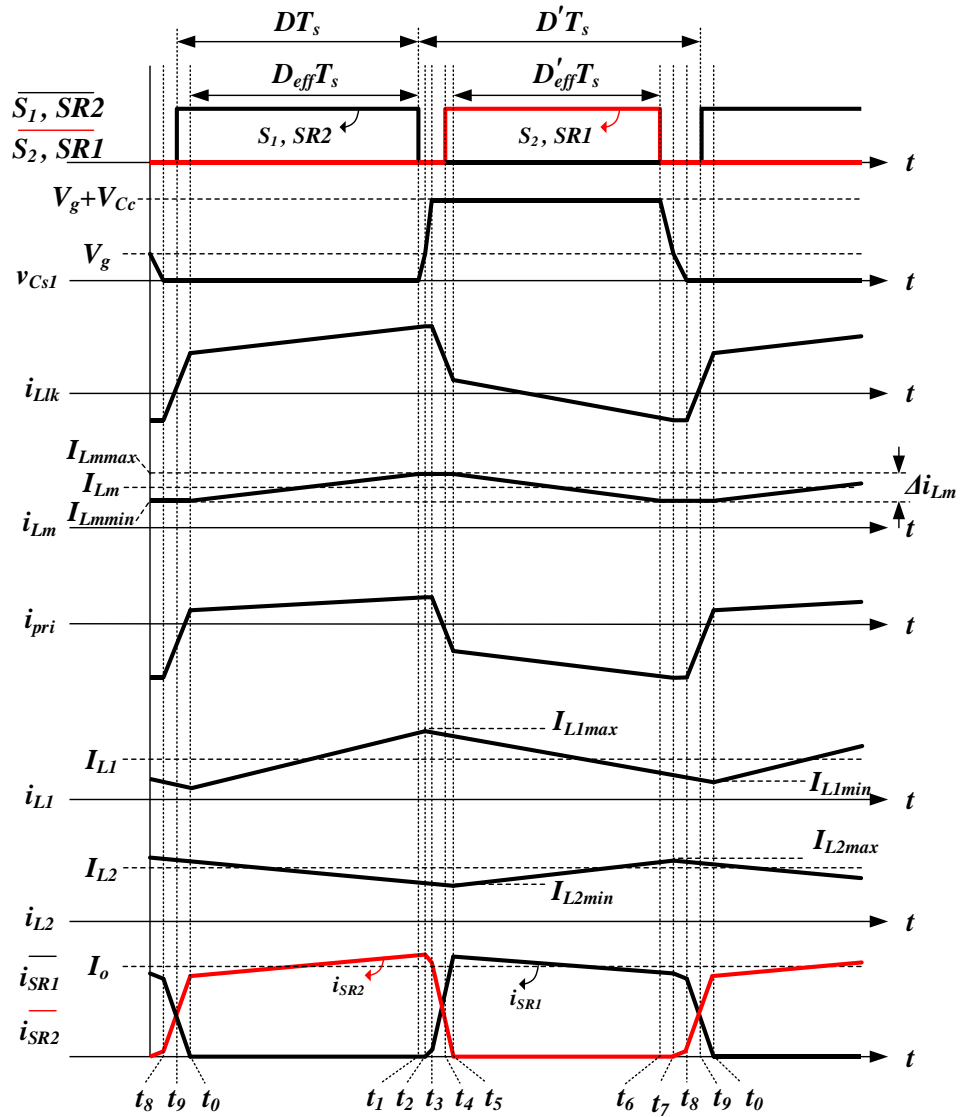


그림 3.2 정상상태 주요 파형

동작모드 분석을 효율적으로 하기위해 몇 가지 가정이 필요하다.

- 1) 클램프 전압 V_{Cc} 가 일정할 만큼 클램핑 커패시터는 충분히 크다.
- 2) 출력 전압이 V_o 로 일정할 만큼 출력 커패시터는 충분히 크다.
- 3) 공진 구간의 길이는 그 공진 주기에 비해 짧다.
- 4) 자화 인덕턴스의 전류 i_{Lm} 은 모드 2와 모드 7에서 일정하다.
- 5) t_7 에서 누설인덕턴스 L_{lk} 에 저장된 에너지는 C_{S1} 에 저장된 에너지보다 크다. (S_1 영전압 스위칭 동작)
- 6) 동기 정류기의 Gate 신호는 각각 1차단의 메인스위치 S_1 , 보조스위치 S_2 와 동일하다. ($'SR_1 - S_2'$, $'SR_2 - S_1'$)
- 7) 누설 인덕턴스 L_{lk} 는 자화 인덕턴스 L_m 에 비해 충분히 작다.

모드 1 ($t_0 \sim t_1$)

모드 1은 동기 정류기사이의 전류 교환이 끝나고 동기 정류기 SR_2 가 모든 출력전류를 감당하게 되면서 시작된다. S_1 과 SR_2 는 켜져있고 S_2 와 SR_1 은 꺼져있다. 입력 전압 V_g 는 L_{lk} 와 L_m 에 나뉘어 인가된다. 그러므로 이상적인 변압기에 인가된 전압과 전류는 식(3-1)으로 표현할 수 있다. 식 (3-1)을 이용하여 자화 인덕터의 전류(i_{Lm}) (3-2)와 출력 인덕터1의 전류(i_{L1}) (3-3)을 알 수 있고 누설 인덕터의 전류(i_{Llk}) (3-4) 또한 알 수 있다. 이 모드에서 에너지가 1차단에서 2차단으로 전달되며 S_1 이 꺼지면서 종료된다.

$$V_{pri} = \frac{L_m}{L_m + L_{lk}} V_g \quad (3-1)$$

$$i_{Lm}(t) = i_{Lm}(t_0) + \frac{V_g}{L_m + L_{lk}}(t - t_0) \quad (3-2)$$

$$i_{L1}(t) = i_{L1}(t_0) + \frac{1}{L_1} \left(\frac{L_m}{L_m + L_{lk}} \frac{V_g}{N} - V_o \right) (t - t_0) \quad (3-3)$$

$$i_{Lk}(t) = i_{Lm}(t) + \frac{1}{N} i_{L1}(t) \quad (3-4)$$

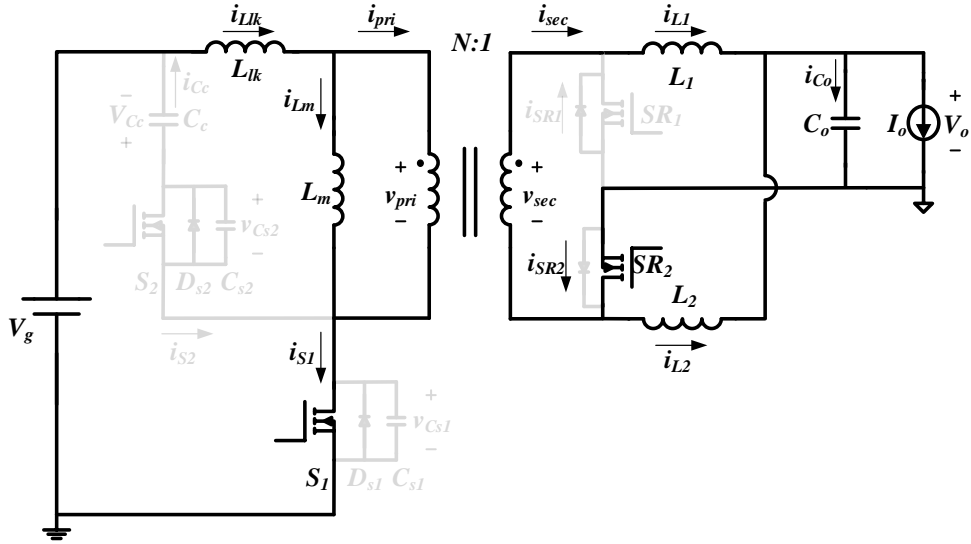


그림 3.3 정상상태 회로동작 (모드 1 ($t_0 \sim t_1$))

모드 2 ($t_1 \sim t_2$)

t_1 에서 S_1 이 꺼지면서 모드 2가 시작된다. S_1 으로 흐르던 전류 i_{S1} 이 L_m , L_{lk} , C_{S1} , C_{S2} 와의 공진을 통해 S_1 의 출력 커패시터 C_{S1} 을 충전시킨다. 이 공진과 관련된 i_{Lk} 와 V_{Cs1} 은 식 (3-5) ~ (3-9)에 나타나있으며 가정에 의해

근사화되었다. 2차단의 동작은 모드 1과 동일하며 이 모드는 V_{Cs1} 이 V_g 와 같아질 때까지 유지된다. SR_2 의 MOSFET로 흐르던 전류는 SR_2 가 꺼졌기 때문에 바디 다이오드로 도통하게 된다.

$$\begin{aligned} V_{Cs1}(t) &= V_g (1 - \cos(\omega_1(t - t_1))) + i_{Llk}(t_1)Z_1 \sin(\omega_1(t - t_1)) \\ &\approx \frac{i_{Llk}(t_1)}{C_{eq}}(t - t_1) \end{aligned} \quad (3-5)$$

$$\begin{aligned} i_{Llk}(t) &= i_{Llk}(t_1)\cos(\omega_1(t - t_1)) + \frac{V_g}{Z_1}\sin(\omega_1(t - t_1)) \\ &\approx i_{Llk}(t_1) + \frac{V_g}{L_m + L_{lk}}(t - t_1) \end{aligned} \quad (3-6)$$

where

$$\omega_1 = \frac{1}{\sqrt{(L_m + L_{lk})C_{eq}}} \quad (3-7)$$

$$Z_1 = \sqrt{\frac{L_m + L_{lk}}{C_{eq}}} \quad (3-8)$$

$$C_{eq} = C_{S1} + C_{S2} \quad (3-9)$$

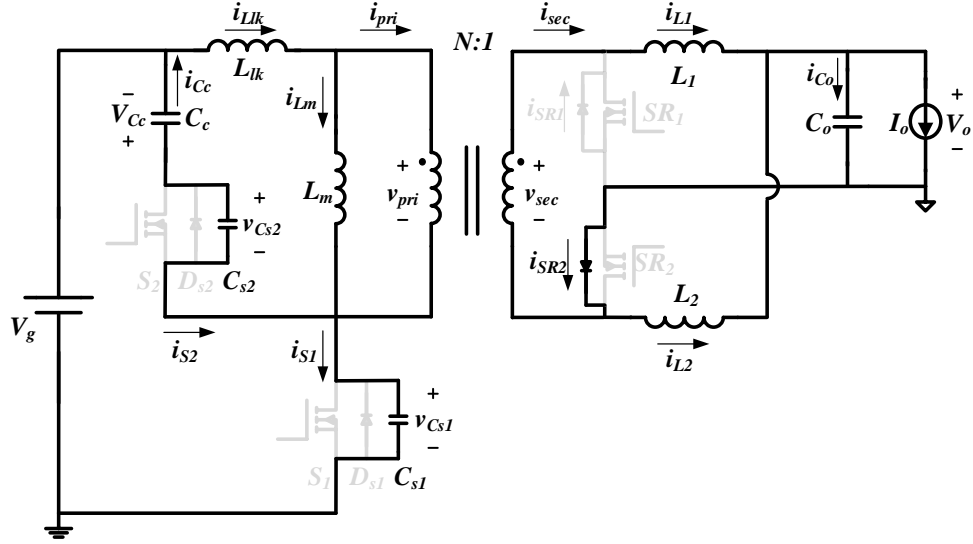


그림 3.4 정상상태 회로동작 (모드 2 ($t_1 \sim t_2$))

모드 3 ($t_2 \sim t_3$)

V_{Cs1} 이 V_g 까지 충전되면 그 이후에는 L_{lk} , C_{s1} , C_{s2} 사이의 공진에 의해 $V_g + V_{Cc}$ 까지 충전된다. 식 (3-10)~(3-13)에 관련된 수식을 표현하였다. 모드 2와는 다르게 L_m 이 공진에서 제외되기 때문에 공진 주파수와 특성 임피던스 역시 달라지게 된다. 증가되는 V_{Cs1} 에 의해 V_{pri} 가 0 V가 되면 역바이어스가 되어있던 SR_1 도 바디 다이오드를 통해 도통할 수 있게 된다. 따라서 두 개의 동기 정류기 SR_1 , SR_2 모두에 전류가 흐르게 되어 두 동기 정류기 사이에 전류 교환이 시작된다. 따라서 변압기 양단의 전위차는 0 V가 되며 이것은 i_{Lm} 이 이 구간 동안 일정하게 유지되는 것을 설명한다.

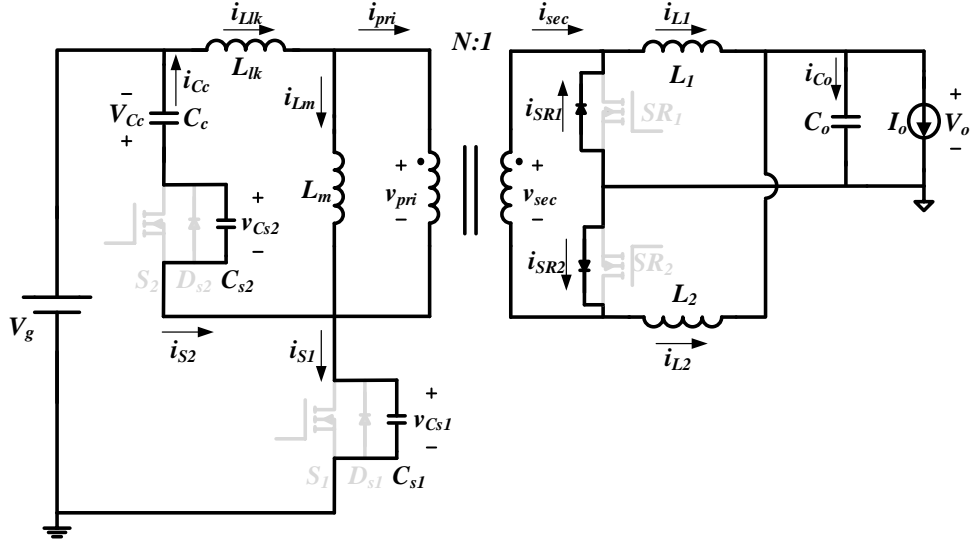


그림 3.5 정상상태 회로동작 (모드 3 ($t_2 \sim t_3$))

$$V_{Cs1}(t) = V_g + i_{Llk}(t_2)Z_2 \sin(\omega_2(t - t_2))$$

$$\approx V_g + \frac{i_{Llk}(t_2)}{C_{eq}}(t - t_2) \quad (3-10)$$

$$i_{Llk}(t) = i_{Llk}(t_2) \cos(\omega_2(t - t_2)) \approx i_{Llk}(t_2) \quad (3-11)$$

where

$$\omega_2 = \frac{1}{\sqrt{L_{lk}C_{eq}}} \quad (3-12)$$

$$Z_2 = \sqrt{\frac{L_{lk}}{C_{eq}}} \quad (3-13)$$

또한 SR_1 과 SR_2 가 모두 도통 상태이기 때문에 출력 인덕터 L_1 , L_2 에는 출력전압 V_o 가 인가된다. 이 구간에서 동기 정류기의 전류(I , i_{SR2})의

수식적 표현은 식 (3-14), (3-15)와 같다. 이 구간은 $V_{Cs1}(t)$ 가 V_g+V_{Cc} 만큼 충전될 때 종료된다.

$$i_{SR1}(t) = i_{L1}(t_2) - N(i_{Llk}(t_2) - i_{Lm}(t_2)) - \left(\frac{V_o}{L_1} - \frac{NV_{Cc}}{L_{lk}}\right)(t - t_2) \quad (3-14)$$

$$i_{SR2}(t) = i_{L2}(t_2) + N(i_{Llk}(t_2) - i_{Lm}(t_2)) - \left(\frac{V_o}{L_2} + \frac{NV_{Cc}}{L_{lk}}\right)(t - t_2) \quad (3-15)$$

모드 4 ($t_3 \sim t_4$)

V_{Cs1} 이 V_g+V_{Cc} 가 되면서 모드 4가 시작된다. S_2 양단의 전압이 동일한 상황에서 i_{Llk} 의 전류에 의해 S_2 의 바디 다이오드인 D_{S2} 를 통해 전류가 흐르게 된다. 2차단 동기 정류기들의 전류 교환이 아직 진행 중이기 때문에 모드 3과 마찬가지로 i_{Lm} 은 일정한 값을 유지하지만 L_{lk} 는 클램핑 커패시터 전압인 V_{Cc} 가 모두 인가되기 때문에 i_{Llk} 는 급격하게 감소한다. 실제로 C_c 와 L_{lk} 에 의한 공진이 발생하지만 가정 1과 3에 의해 V_{Cc} 는 일정한 값으로 유지된다고 본다. 따라서 V_{Cs1} 과 i_{Llk} 도 식 (3-16), (3-17)로 근사 할 수 있다. 이 모드는 S_2 가 켜질 때까지 유지된다.

$$V_{Cs1}(t) \approx V_g + V_{Cc} \quad (3-16)$$

$$i_{Llk}(t) \approx i_{Llk}(t_3) - \frac{V_{Cc}}{L_{lk}}(t - t_3) \quad (3-17)$$

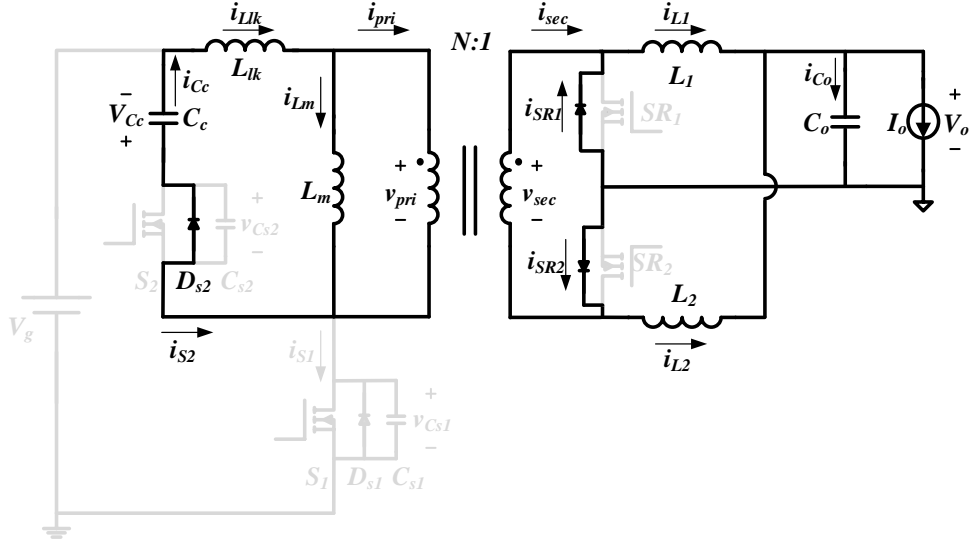


그림 3.6 정상상태 회로동작 (모드 4 ($t_3 \sim t_4$))

모드 5 ($t_4 \sim t_5$)

보조 스위치 S_2 가 켜지면서 모드 5가 시작된다. S_2 의 바디 다이오드로 흐르던 i_{S2} 는 S_2 가 켜짐으로 인해 MOSFET로 흐르게 되고 따라서 영전압 스위칭을 수행하게 된다. S_2 의 영전압 스위칭은 부하 전류의 변동과는 상관없이 $i_{Llk}(t_4)$ 가 양의 값이기만 하면 영전압 스위칭을 얻을 수 있다[24]. SR_1 에도 Turn on 신호가 동시에 인가됨에 따라 i_{SR1} 도 MOSFET로 흐르게 된다. 이 구간은 동기 정류기들 사이의 전류 교환이 끝날 때까지 지속된다.

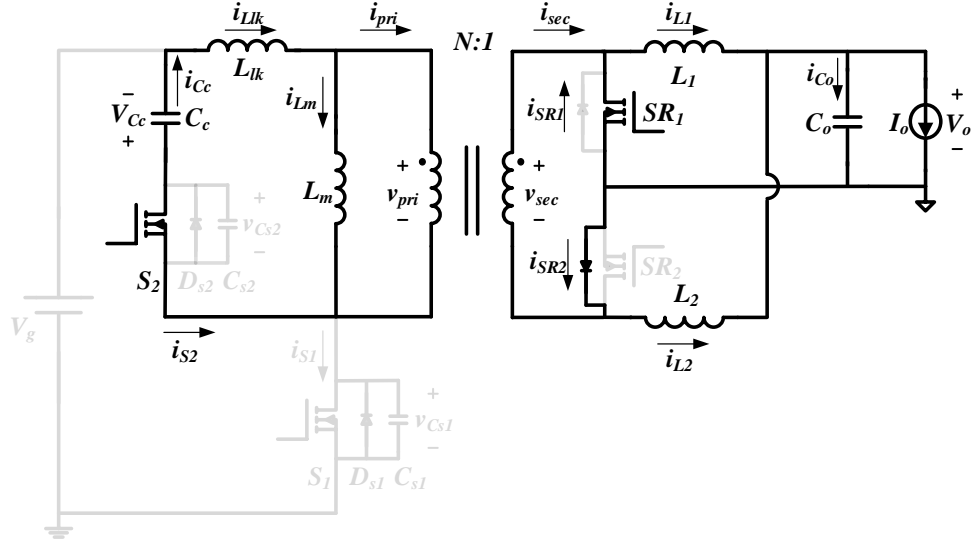


그림 3.7 정상상태 회로동작 (모드 5 ($t_4 \sim t_5$))

모드 6 ($t_5 \sim t_6$)

이 모드는 출력전류가 모두 SR_1 을 통해 흐르게 되면서 시작된다. 1차단에는 공진 네트워크가 형성된다. 하지만 가정 1, 3에 의해 V_{cc} 는 일정한 값으로 유지되며 L_m 에 인가되는 전압 V_{pri} 는 식 (3-18)과 같다.

$$V_{pri} = -\frac{L_m}{L_m + L_k} V_{cc} \quad (3-18)$$

이 전압으로 인해 변압기는 리셋을 하게 된다. 만약 이 전압이 충분하지 않거나, 시간이 짧을 경우, 즉 변압기를 충분히 리셋 시키지 못했을 경우에는 코어가 포화되어 제대로 동작할 수 없을 뿐만 아니라 순간적으로 큰 전류가 흘러 회로에 무리를 줄 수 있다.

i_{Llk} 는 i_{Lm} 과 i_{pri} 의 합으로 나타나며 i_{Lm} 은 식 (3-19)로 표현할 수 있다.
 식 (3-18)을 이용하면 2차단의 전류를 구할 수 있고(3-20), 이 전류가
 1차단으로 반사됐을 때 i_{Llk} 도 얻을 수 있다(3-21).

$$i_{Lm}(t) = i_{Lm}(t_5) - \frac{V_g}{L_m + L_{lk}}(t - t_5) \quad (3-19)$$

$$i_{L2}(t) = i_{L2}(t_5) - \frac{1}{L_2} \left(\frac{-L_m}{L_m + L_{lk}} \frac{V_{Cc}}{N} + V_o \right) (t - t_5) \quad (3-20)$$

$$i_{Llk}(t) = i_{Lm}(t) - \frac{1}{N} i_{L2}(t) \quad (3-21)$$

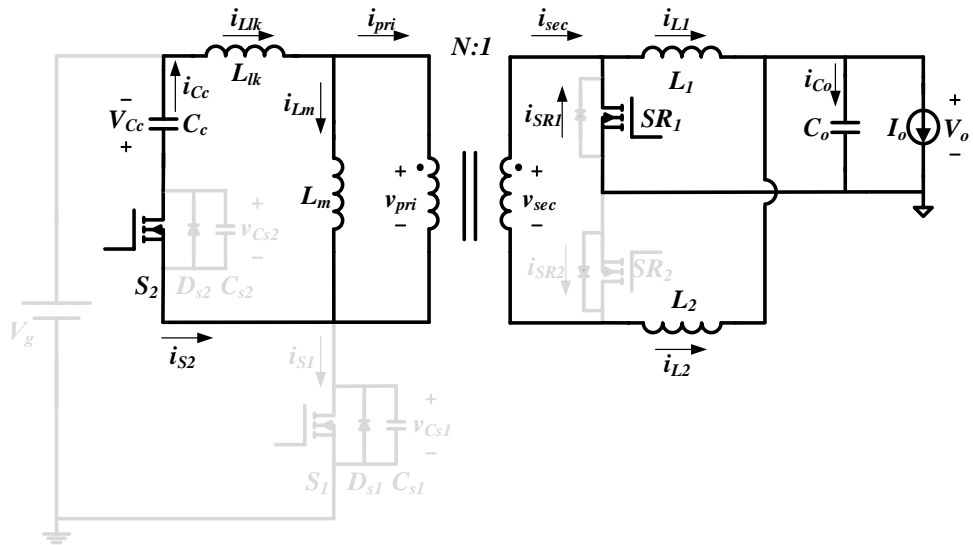


그림 3.8 정상상태 회로동작 (모드 6 ($t_5 \sim t_6$))

모드 7 ($t_6 \sim t_7$)

모드 7은 S_2 가 꺼지면서 시작된다. 모드 6에서 i_{Llk} 는 전류의 방향이 반대로 바뀐다. 그리고 이 구간에서 L_{lk} , L_m , C_{S1} 과 C_{S2} 는 공진 네트워크를 형성한다. 따라서 i_{Llk} 는 C_{S2} 를 충전시키고, C_{S1} 을 방전 시키게 된다. V_{Cs1} 과 i_{Llk} 는 각각 식 (3-22), (3-23)으로 나타난다.

$$\begin{aligned} V_{Cs1}(t) &= V_g + V_{Cc}(t_6)\cos(\omega_1(t-t_6)) + i_{Llk}(t_6)Z_1\sin(\omega_1(t-t_6)) \\ &\approx V_g + V_{Cc} + \frac{i_{Llk}(t_6)}{C_{eq}}(t-t_6) \end{aligned} \quad (3-22)$$

$$\begin{aligned} i_{Llk}(t) &= i_{Llk}(t_6)\cos(\omega_1(t-t_6)) - \frac{V_{Cc}(t_6)}{Z_1}\sin(\omega_1(t-t_6)) \\ &\approx i_{Llk}(t_6) - \frac{V_{Cc}}{L_m + L_{lk}}(t-t_6) \end{aligned} \quad (3-23)$$

2차단의 동작은 출력 전류가 SR_1 의 바디 다이오드로 흐르는 것을 제외하고는 모드 2와 동일하다. 이 모드는 V_{Cs1} 이 감소하여 V_g 가 될 때까지 유지된다.

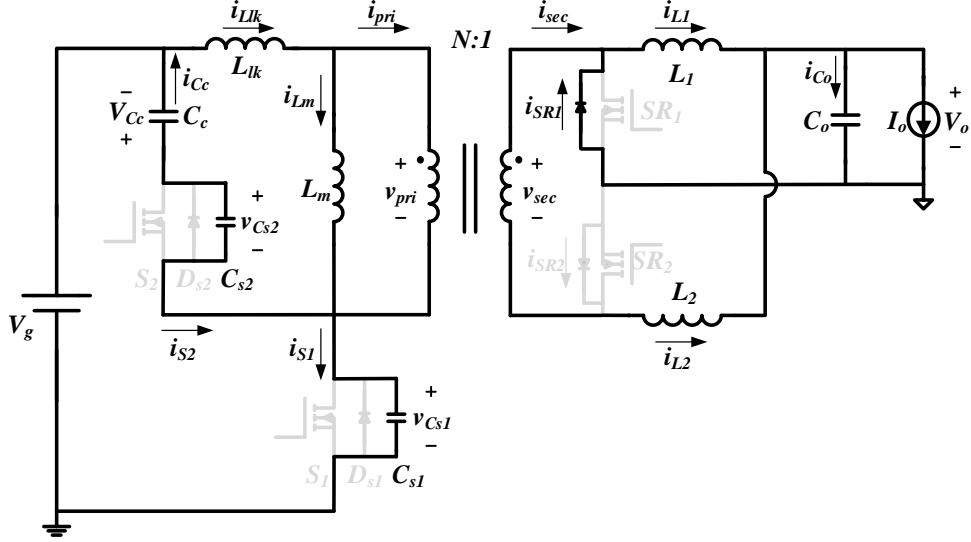


그림 3.9 정상상태 회로동작 (모드 7 ($t_6 \sim t_7$))

모드 8 ($t_7 \sim t_8$)

V_{Cs1} 의 전압이 V_g 가 되면 이 모드가 시작되는데, 이 때 V_{Cs1} , i_{Llk} , i_{SR1} 의 공진에 의해 V_{Cs1} 은 더 방전된다. V_{Cs1} 과 i_{Llk} , 그리고 동기 정류기들의 전류는 다음과 같이 표현된다.

$$\begin{aligned} V_{Cs1}(t) &= V_g + i_{Llk}(t_7)Z_2 \sin(\omega_2(t-t_7)) \\ &\approx V_g + \frac{i_{Llk}(t_7)}{C_{eq}}(t-t_7) \end{aligned} \quad (3-24)$$

$$i_{Llk}(t) = i_{Llk}(t_7) \cos(\omega_2(t-t_7)) \approx i_{Llk}(t_7) \quad (3-25)$$

$$i_{SR1}(t) = i_{L1}(t_7) - N(i_{Llk}(t_7) - i_{Lm}(t_7)) - \left(\frac{NV_g}{L_{lk}} + \frac{V_o}{L_1}\right)(t-t_7) \quad (3-26)$$

$$i_{SR2}(t) = i_{L2}(t_7) + N(i_{Llk}(t_7) - i_{Lm}(t_7)) + \left(\frac{NV_g}{L_{lk}} - \frac{V_o}{L_2}\right)(t-t_7) \quad (3-27)$$

가정 5에 의해, 이 구간은 V_{Cs1} 이 0 V가 되면서 종료된다. S_2 와는 다르게 S_1 의 영전압 스위칭은 상대적으로 얻기 힘들다. 그 이유는 부하 상황에 따라 S_1 의 영전압 스위칭을 결정하는 $i_{Lk}(t_7)$ 의 값이 달라지기 때문이다. 가정 5는 S_1 이 영전압 스위칭을 하기 위한 필요조건이며 이 구간의 내용을 바탕으로 다음 절에서 그 조건을 자세히 분석한다.

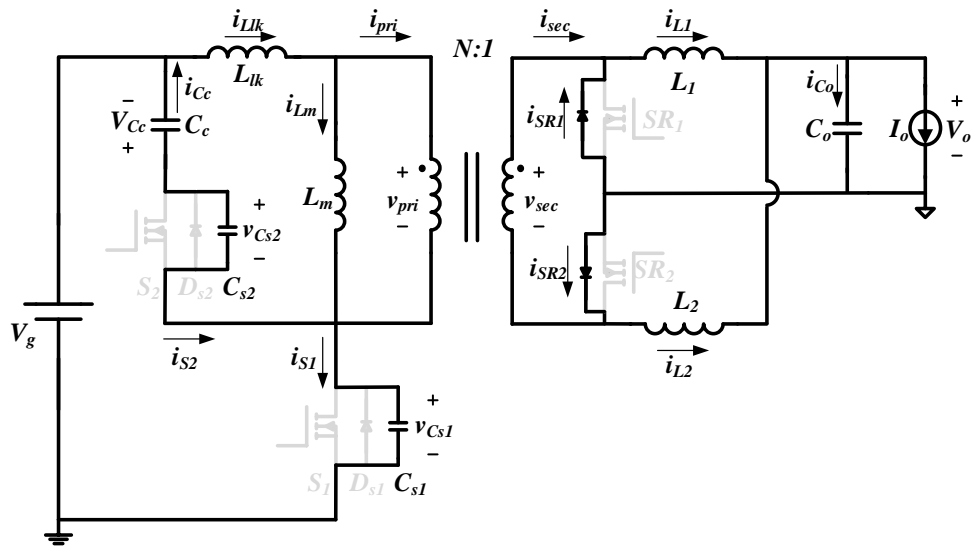


그림 3.10 정상상태 회로동작 (모드 8 ($t_7 \sim t_8$))

모드 9 ($t_8 \sim t_9$)

모드 8에 이어 D_{S1} 을 통해 흐르는 전류 i_{S1} 으로 인해 V_{Cs1} 은 0 V로 고정된다. 2차단의 동기 정류기간의 전류 교환이 이루어지고 있기 때문에 변압기 양단의 전압은 0 V이며, i_{Lm} 은 그 값을 유지한다. 누설 인덕터의 전류 i_{Lk} 는 식 (3-28)로 표현된다.

$$i_{Llk}(t) = i_{Llk}(t_8) + \frac{V_g}{L_{lk}}(t - t_8) \quad (3-28)$$

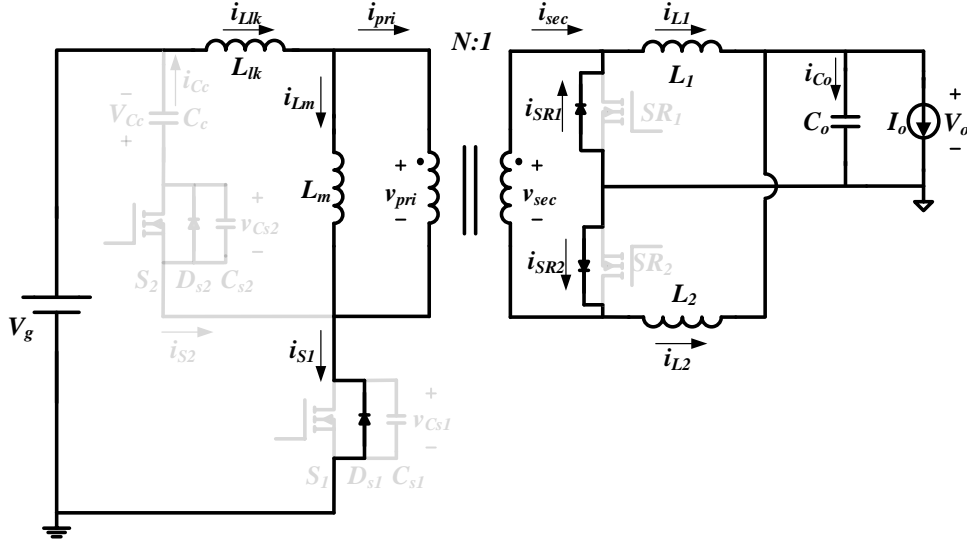


그림 3.11 정상상태 회로동작 (모드 9 ($t_8 \sim t_9$))

모드 10 ($t_9 \sim t_{10}$)

S_1 의 Turn on 신호와 함께 시작하는 이 모드에서는 모드 8에서부터 V_{Cs1} 이 0 V로 유지되기 때문에 S_1 의 영전압 스위칭 동작을 확인할 수 있다. S_1 이 켜짐에 따라 D_{s1} 으로 흐르던 전류는 MOSFET로 흐르게 된다. 또한 이것을 제외한 모든 동작은 모드 9와 동일하며 SR_2 의 바디 다이오드로 흐르던 전류는 SR_2 에 Turn on 신호가 인가됨에 따라 MOSFET으로 흐르게 된다. 이것을 제외한 모든 동작은 모드 9와 동일하며 SR_2 가 모든 출력 전류를 감당하게 되면 이 모드는 종료되고 다시 모드 1의 동작이 시작된다.

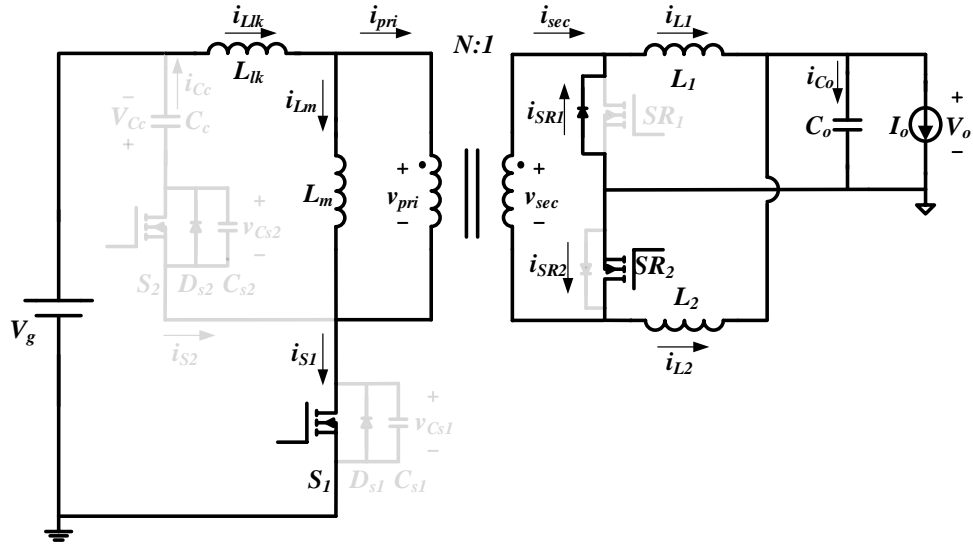


그림 3.12 정상상태 회로동작 (모드 10 ($t_9 \sim t_{10}$))

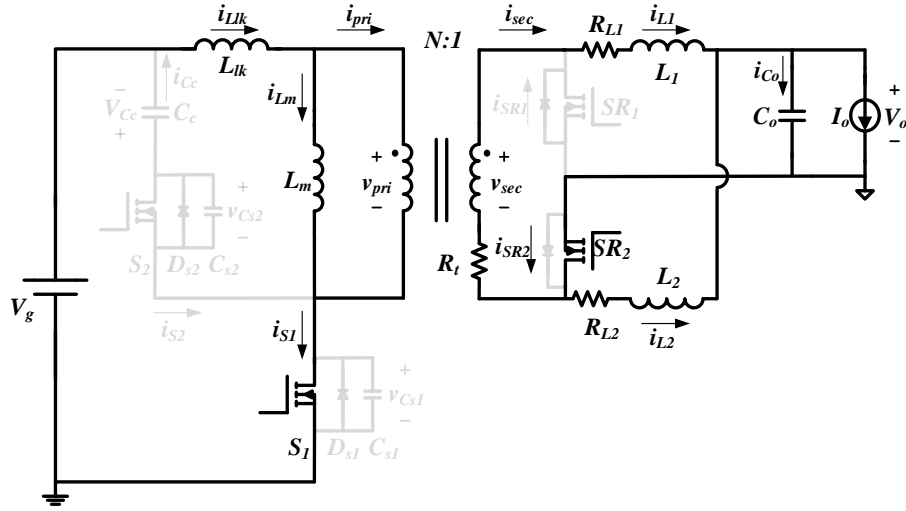
3.2 정상상태 분석

앞 절의 동작모드 8에서 보았듯, S_1 이 켜지기 전의 누설인덕턴스의 전류 $i_{Llk}(t_7)$ 의 값이 S_1 의 영전압 스위칭에 결정적인 영향을 준다. 이 값의 절대값이 클수록 S_1 의 영전압 스위칭은 쉽게 이루어진다. 이 회로에서 $i_{Llk}(t_7)$ 은 $i_{Lm}(t_7)$ 과 $i_{pri}(t_7)$ 의 합으로 얻어진다. 따라서 정상상태에서 이 두 전류의 DC 값과 리플 값을 먼저 찾아야 한다.

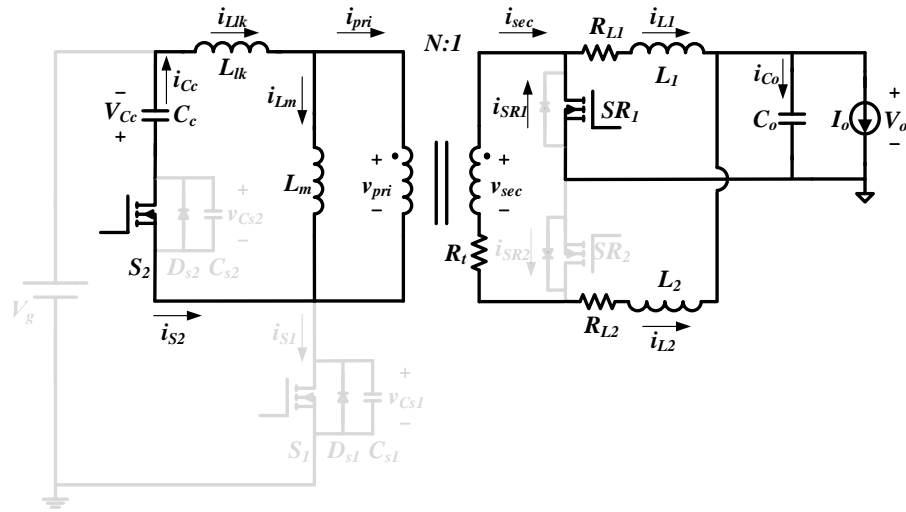
정상상태에서 위의 전류를 알아내기 위해서는 다음의 조건을 고려해야 한다.

- (1) R_{L1} , R_{L2} , R_t 는 각각 L_1 , L_2 , 변압기 2차 winding의 등가 직렬 저항(ESR)이다.
- (2) S_1 과 S_2 의 Gate 신호 사이의 Dead Time은 충분히 작아서 무시할 수 있다.
- (3) L_{lk} 는 L_m 에 비해 작아서 무시할 수 있다.

[34 - 35]에서 ESR이 2차단의 전류와 i_{Lm} 에 어떤 영향을 끼치는지 설명되어있다. 따라서 회로에 존재하는 다른 ESR은 고려하지 않아도 충분히 설명이 가능하다는 것을 알 수 있다. 또한 조건 (1), (2)는 정상상태 동작 분석을 조금 더 수월하게 해준다. 정상상태에서 전류의 크기를 알기 위해서 사용할 방법은 상태공간 평균화 이다. 조건 (2), (3)에 의해 정상상태에서 DC 전류 값을 알기 위해 우리가 고려해야 할 회로의 상태는 전체 10개의 구간에서 S_1 이 켜져 있는 DT_S 와 S_2 가 켜져 있는 $(1-D)T_S$ 두 개로 간소화 된다. 그림 3-13에 등가 회로를 나타내었다. 이것을 이용하여 $i_{Lm}(t)$, $i_{L1}(t)$, $i_{L2}(t)$ 와 V_{Cc} 의 정상상태 DC 동작 점을 구하면 식 (3-29)~(3-32)와 같다[28].



(a)



(b)

그림 3.13 정상상태 DC 동작 점을 찾기 위한 두 개의 모드

(a) : 모드 1(S1 on), (b) : 모드 6(S2 on)

$$I_{Lm} = \frac{R_{L1} + DR_t}{R_{L1} + R_{L2} + R_t} \frac{I_o}{N} \quad (3-29)$$

$$I_{L1} = \frac{R_{L2} + D'R_t}{R_{L1} + R_{L2} + R_t} I_o \quad (3-30)$$

$$I_{L2} = \frac{R_{L1} + DR_t}{R_{L1} + R_{L2} + R_t} I_o \quad (3-31)$$

$$V_{Cc} = \frac{D}{D'} V_g \quad (3-32)$$

식 (3-29)와 (3-31)을 비교하면 변압기의 턴비 만큼 비례한다. 이는 C_c 를 DT_s 동안 충전하고 $(1-D)T_s$ 동안 방전하는 전류로, C_c 의 Charge balance를 맞추기 위함이다. 또한 식 (3-30)과 (3-31)을 비교해보면 R_{L1} 과 R_{L2} 가 같은 값을 갖는다고 가정해도 시비율에 의해 두 출력 인덕터의 전류 사이에 불균형이 발생하는 것을 알 수 있다.

3.3 영전압 스위칭 조건 분석

MOSFET에서 발생하는 손실은 크게 도통 손실과 스위칭 손실로 나뉘어진다. 도통 손실은 MOSFET가 켜져 있을 때, 내부 저항인 $R_{ds(on)}$ 에 의해 발생한다. 이것을 줄이기 위해서는 내부 저항이 작은 MOSFET를 선택하거나 이것도 여의치 않다면 동일한 두개의 MOSFET를 병렬로 구동하는 방법이 있다. 스위칭 손실은 MOSFET가 켜지거나 꺼질 때 발생하는 손실로, MOSFET 양단의 전압과 MOSFET로 흐르는 전류의 곱에 의해 발생한다. 이 스위칭 손실 중에서도 스위치가 꺼질 때 발생하는

Turn on 손실이 MOSFET에서는 더 큰 비중을 차지 한다. 따라서 이번 절에서는 회로의 높은 효율을 위해 MOSFET의 Turn on 스위칭 손실을 줄이기 위한 영전압 스위칭 조건에 대해 분석한다.

위의 절에서 얻은 정상상태에서의 전류와 그것의 리플을 이용하면 S_1 의 영전압 스위칭 조건을 찾을 수 있다. S_1 의 영전압 스위칭은 S_1 이 켜지기 직전 누설 인덕터에 흐르는 전류에 의해 결정된다. 이 전류는 2차단의 출력 인덕터 L_2 의 전류와 L_m 의 전류 합으로 결정되는데 3.2절의 가정을 함께 적용하면 식 (3-33), (3-34)를 얻을 수 있다.

$$i_{Lm}(t_7) = I_{Lm} + \frac{1}{2} \frac{D}{L_m + L_{lk}} V_g T_s \approx I_{Lm} + \frac{1}{2} \frac{D}{L_m} V_g T_s \quad (3-33)$$

$$i_{L2}(t_7) = I_{L2} - \frac{1}{2} \frac{DD'}{L_2 N} \left(\frac{L_m}{D'(L_m + L_{lk})} - 1 \right) V_g T_s \approx I_{L2} - \frac{1}{2} \frac{D^2}{L_2 N} V_g T_s \quad (3-34)$$

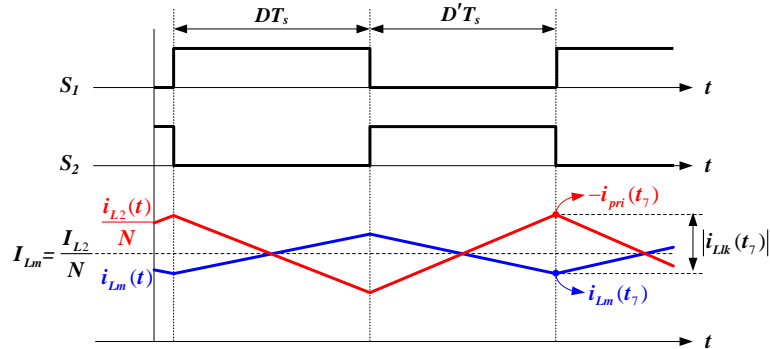


그림 3.14 근사화된 정상상태 파형

위 두 식에 식 (3-29), (3-31)을 적용하면 영전압 스위칭을 결정짓는 전류인 $i_{Lk}(t_7)$ 을 얻게 된다.

$$i_{Lk}(t_7) = i_{Lm}(t_7) - \frac{1}{N} i_{L2}(t_7) = \frac{1}{2} D \left(\frac{1}{L_m} + \frac{D}{L_2 N^2} \right) V_g T_s \quad (3-35)$$

또한 기존의 능동 클램프 포워드 컨버터의 영전압 스위칭 조건은 [33]에 의해 얻을 수 있으며 식 (3-36)~(3-37)에 표현되어있다.

$$|i_{Lk}(t_7)|^* \geq \frac{|E_{cs} - E_{lk}|}{V_g D T_s} + \frac{V_{Cc} D T_s}{2 L_m} \quad (3-36)$$

where

$$E_{Cs} = \frac{1}{2} (C_{s1} + C_{s2}) V_{Cc}^2 \quad (3-37)$$

$$E_{Lk} = \frac{1}{2} L_{lk} \left(\frac{I_o}{N} \right)^2 \quad (3-38)$$

전류 증배 정류회로가 적용된 능동 클램프 포워드 컨버터에서 개선된 영전압 스위칭을 얻기 위해서는 식 (3-35)가 식 (3-36)보다 커야 한다. 또한 기존의 능동 클램프 포워드 컨버터가 영전압 스위칭을 얻기 위한 가장 힘든 상황을 고려하면 E_{Cs} 가 0일 때이다. 이것을 적용하여 위 식을 정리하면 식 (3-39)의 결과를 얻게 된다. L_{lk} 가 특정 조건보다 작을 경우 영전압 스위칭을 얻을 수 있다는 점은 동일한 설계 조건에서 일반적인

능동 클램프 파워드 컨버터 보다 더 넓은 범위에서 영전압 스위칭을 할 수 있다는 것을 의미한다.

$$\frac{D^3 V_g^2 T_s^2}{L_2 I_o^2} \geq L_{lk} \quad (3-39)$$

게다가 작은 누설인덕턴스는 2차단에 의해 발생하는 순환전류의 손실을 줄여준다. 2차단 동기정류기 사이의 전류교환 기간 동안 변압기 양단의 전압은 0 V이다. 이 구간 동안 1차단의 에너지는 2차단으로 넘어가지 못하고 1차단에서 순환전류의 형태로 나타나 손실을 야기시킨다. 이때 동기정류기의 전류의 기울기는 누설인덕턴스가 결정짓는데 작은 누설인덕턴스는 전류의 기울기를 가파르게 만들고, 따라서 전류교환 구간을 짧게 만들어 줌으로써 순환전류로 인한 손실이 줄어들게 된다.

3.4 설계 가이드라인

이번 절에서는 전류 증배 정류 회로가 사용된 능동 클램프 파워드 컨버터를 설계하는 과정에서 필요한 가이드라인을 제시한다. 이 가이드라인은 본문에서 사용했던 가정들을 만족하는 방향으로 제시될 것이며 중요한 설계 고려사항 특히 영전압 스위칭을 위한 소자의 선정과정을 자세하게 다룬다.

3.4.1 변압기 턴비

변압기의 턴비는 시비율과 함께 회로의 전압이득을 결정짓는 요소이다. 두 개의 변수로 입력 대 출력의 비율을 결정하는 방법은 무수히 많다. 따라서 시비율을 먼저 결정 후, 턴비를 결정하도록 한다.

시비율은 S_1 의 사양을 통해 결정할 수 있다. S_1 이 꺼져있을 때 S_1 의 양단 전압인 V_{Cs1} 은 입력전압과 V_{Cc} 의 합으로 결정된다. V_{Cc} 는 식 (3-32)에 의해 시비율이 결정하는 것을 알고 있다. 시비율이 증가함에 따라 V_{Cc} 는 더욱 증가한다. 이는 V_{Cs1} 의 증가도 함께 야기시키는데, 입력전압이 높은 경우 메인 스위치 S_1 으로 사용할 수 있는 스위치의 종류는 현저히 줄어들게 된다. 따라서 먼저 입력전압의 범위와 스위치의 내압을 고려하여 시비율의 범위를 제한 시키도록 한다.

입력 전압과 스위치의 사양에 따라 시비율의 최댓값이 결정되었을 것이다. 이제 입력전압과 출력전압의 관계인 식 (3-40)를 이용하여 변압기의 턴비를 결정하면 식 (3-41)과 같다.

$$V_o = \frac{D}{N} V_g \quad (3-40)$$

$$N = \frac{D_{\max}}{V_o} V_{g_min} \quad (3-41)$$

이렇게 결정된 턴비를 이용하면 입력 전압의 최댓값에 상응하는 시비율의 최솟값을 결정할 수 있다.

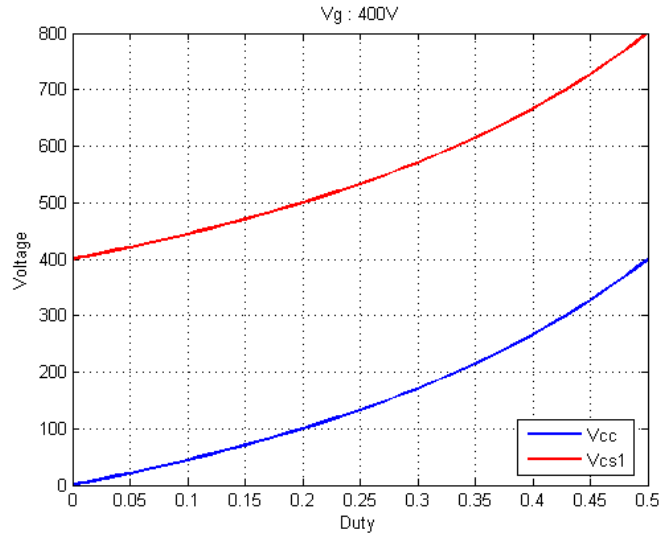


그림 3.15 시비율에 따른 V_{Cs1} 과 V_{Cc} 의 변화

3.4.2 출력 인덕터 L_1, L_2

앞선 가정에 의해 L_{lk} 가 작은 값으로 결정되어 유효 시비율(Effective Duty ratio)이 D 와 거의 동일하다고 가정하면, 출력 커패시터의 전류 리플 Δi_{Co} 는 다음과 같이 표현된다.

$$\Delta i_{Co} = \left| \frac{\left(\frac{V_g}{N} - V_o \right) D T_s}{2L_1} - \frac{V_o D T_s}{2L_2} \right| \quad (3-42)$$

따라서 커패시터 전류 리플의 범위를 이용하여 출력 인덕터의 값을 결정할 수 있다. 편의상 L_1 과 L_2 가 같다고 가정하면,

$$L_1 = L_2 = \left| \frac{V_g DT_s (1-2D)}{2N\Delta i_{Co}} \right| \quad (3-43)$$

이다.

부하 상황에 따라 출력 전류가 줄어들어 전류 불연속 모드 (Discontinuous Conduction Mode)로 동작하게 될 수 있다. 전류 불연속 모드의 여부는 출력 커패시터로 입력되는 전류($I_o + i_{Co}$)로 판단한다[38]. 이 전류가 동작 중에 0으로 유지되는 구간이 생긴다면 회로는 전류 불연속 모드로 동작하는 것이다. 이 전류는 두 출력 인덕터의 전류(i_{L1} , i_{L2})의 합으로 나타나는데, 부하 상황과 L_1 , L_2 의 값, 그리고 시비율에 의해 전류 불연속 모드가 결정된다. 각 구간에서 출력 전류의 기울기는 식 (3-44), (3-45)로 표현된다. 시비율과 각 인덕턴스 값에 의해 출력 전류의 파형은 달라질 수 있다. S_1 의 영전압 스위칭을 결정하는 전류는 i_{L2} 의 최댓값이다. 따라서 영전압 스위칭을 개선하기 위해 그림 4.4와 같이 $(1-D)T$ 구간의 끝에서 i_{L2} 가 최댓값을 갖게 하는 두 출력 인덕턴스의 조건은 식 (3-46)이다.

$$\Delta_1 = \left(\frac{D'}{L_1} - \frac{D}{L_2} \right) \frac{V_g}{N} \quad (3-44)$$

$$\Delta_2 = \left(\frac{D}{L_2 D'} - \frac{1}{L_1} \right) \frac{V_g}{N} \quad (3-45)$$

$$L_2 > \frac{D}{D'} L_1 \quad (3-46)$$

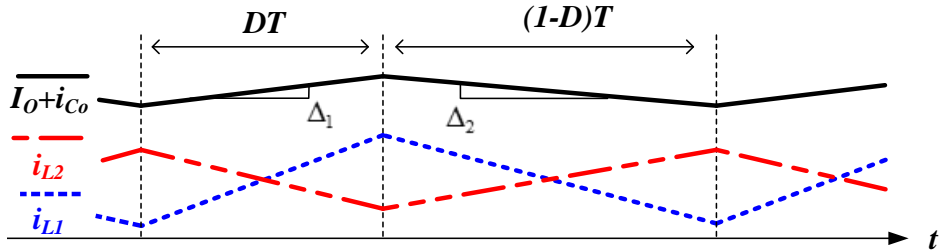


그림 3.16 근사화된 출력 인덕터의 전류와 출력전류

출력 전류의 전류 연속, 불연속에 대한 조건은 출력 전류의 DC 값이 출력 전류의 리플의 절반보다 커야 한다는 것(3-47)을 만족시켜야 하며 전류 연속 모드를 위한 출력 인덕터의 조건은 식 (3-48)로 표현할 수 있다.

보통 전류 불연속 모드는 부하가 작아지면서 발생하는데 갑작스러운 모드의 변화는 출력 전류를 일정하게 유지하기 힘든 요인이 된다. 따라서 경부하 상황에서도 전류 연속 모드로 동작하도록 설계한다. 전류 증배 정류회로의 특성상 경부하에서 전류 연속 모드로 동작하더라도 출력 인덕터는 작게 설계할 수 있다.

$$I_o > \frac{1}{2} \Delta_2 D' T \quad (3-47)$$

$$L_1 < \frac{D'}{\frac{D}{L_2} - \frac{2I_o N}{V_g T}} \quad (3-48)$$

3.4.3 누설 인덕턴스

누설 인덕턴스는 영전압 스위칭을 위한 조건을 결정하기도 하지만 동기 정류기 사이의 전류 교환이 일어날 때 구간의 길이를 결정하는 조건이기도 하다. 이 구간을 시비율 손실 이라고 하는데, 누설 인덕턴스가 클수록 영전압 스위칭을 얻기 쉽지만 시비율 손실이 길어진다. 시비율 손실이 클수록 1차단에서는 순환전류에 의한 도통 손실이 발생하므로 영전압 스위칭이 보장되는 누설 인덕턴스값 중에 가장 작은 값을 사용하여 이 구간을 줄이는 것이 효율 적이다. 본 회로에서는 보조 스위치 S_2 가 켜지기 시작하는 시점에서 발생하는 시비율 손실이 조금 더 크므로 이것을 통해 누설 인덕턴스를 결정한다. 모드3의 끝에서 동기 정류기 SR_2 는 전류 교환을 시작하며 전류가 감소하고 시비율 손실 구간동안 0 A로 감소한다. 식 (3-49)는 t_3 에서 SR_2 전류를 나타냈으며 식 (3-50)는 시비율 손실 구간동안 전류의 감소를 표현했고 이것을 이용하여 식 (3-51)에 누설 인덕턴스의 범위를 나타내었다.

$$i_{SR2}(t_3) = I_O - \frac{1}{2} \Delta i_{Co} \quad (3-49)$$

$$I_O - \frac{1}{2} \Delta i_{Co} = \left(\frac{V_O}{L_2} + \frac{NV_{Cc}}{L_{lk}} \right) D_{Loss} T \quad (3-50)$$

$$L_{lk} \leq \frac{L_2 D_{Loss} T}{L_2 (I_O + \frac{1}{2} \Delta i_{Co}) - V_O D_{Loss} T} NV_{Cc} \quad (3-51)$$

3.4.4 자화 인덕턴스

식 (3-35)에 의해 자화 인덕턴스 L_m 이 작아질수록 $i_{Lk}(t_7)$ 의 크기가 증가하며 S_1 의 영전압 스위칭이 더욱 쉽게 이루어짐을 알 수 있다. 하지만 L_m 이 작아 질수록 L_m 과 관련된 1차단에 흐르는 모든 전류의 최대 값이 증가한다. 이는 곧 1차단 전류의 RMS 값의 증가를 의미하며 도통 손실의 증가도 의미한다. 그림 3.17은 부하에 따라 변하는 1차단의 도통 손실의 변화를 나타내었는데 1차단에 존재하는 저항 성분들과 저항에 흐르는 RMS 전류에 의해 발생하는 손실을 표현하였다. 저항 성분들은 변압기의 1차단 도선 저항과 S_1, S_2 의 $R_{ds(on)}$ 이다.

S_1 의 영전압 스위칭 조건은 식 (3-52)과 같다. L_{lk} 가 가진 에너지가 스위치의 등가 커패시터가 가진 에너지 양보다 커야 하는데, 식 (3-35)에서 알 수 있듯이, 이 조건은 L_m , L_{lk} 그리고 L_2 에 의해 달라질 수 있다. L_{lk} 와 L_2 는 결정됐으므로 이 식을 이용하여 L_m 을 결정할 수 있다. 식 (3-35)를 식(3-52)에 대입하여 L_m 에 대해 정리하면 식 (3-53)과 같다.

$$\frac{1}{2}L_{lk}(i_{Lk}(t_7))^2 \geq \frac{1}{2}C_{eq}V_{g,max}^2 \quad (3-52)$$

$$L_m \leq \frac{DT}{\left(\sqrt{\frac{C_{eq}}{L_{lk}}} - \frac{D^2T}{L_2N^2}\right)} \quad (3-53)$$

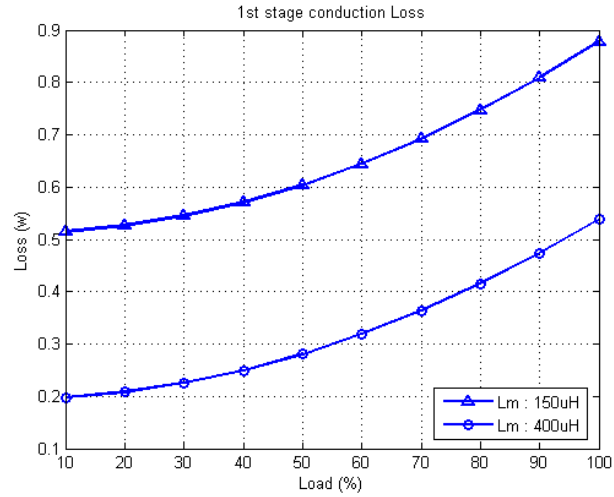
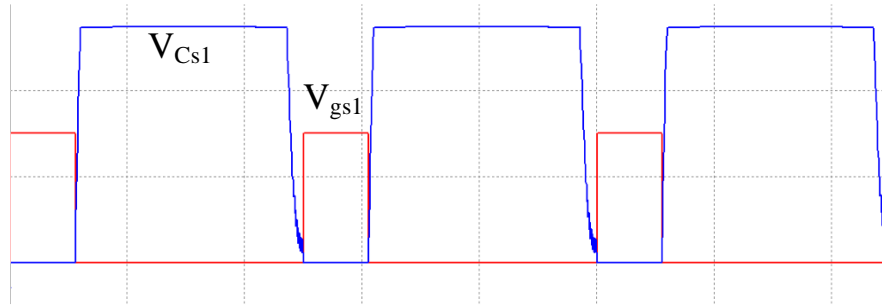


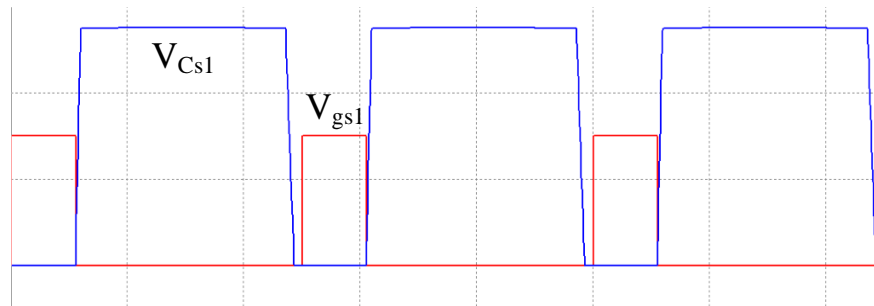
그림 3.17 L_m 에 따른 1차단 도통 손실 비교

영전압 스위칭과 도통 손실의 증가는 L_m 에 의해 결정되는 상충효과로써 전체적인 효율을 고려하여 자화 인덕턴스를 가능한 크게 유지하는 것이 좋다.

일반적인 능동 클램프 포워드 컨버터와 비교했을 때, 동일한 L_{lk} 를 사용한다면 더 큰 L_m 을 사용하여 영전압 스위칭을 얻고 동시에 더 적은 도통 손실을 얻을 수 있다. L_m 이 결정된 후 모의 실험을 통해 L_{lk} 에 따라 달라지는 영전압 스위칭 여부를 확인했다. 그 결과를 그림 3.18에 첨부하였다.



(a)



(b)

그림 3.18 L_{lk} 변화에 따른 영전압 스위칭 여부

((a) $L_{lk} : 1 \mu\text{H}$, (b) $L_{lk} : 5 \mu\text{H}$)

3.4.5 클램핑 커패시터 C_c

가정 1)에서 V_{Cc} 가 일정한 전압으로 유지 될 정도로 C_c 는 큰 값을 갖는다고 가정했다. 따라서 V_{Cc} 가 최대한 일정한 값을 유지하도록 C_c 를 선택해야 한다. 커패시터의 값이 클수록 V_{Cc} 는 일정한 값을 유지할 수 있다. 하지만 C_c 가 커질수록 과도 응답에 제한이 생긴다. 능동 클램프 파워드 컨버터의 공진 회로에 RHP(Right Half Plane) zero가 생기기 때문인데 시스템 전달함수의 크기와 위상 곡선에 큰 영향을 준다[27].

따라서 과도응답과 일정한 V_{Cc} 사이에서 조율을 해야한다. 능동 클램프 공진회로의 공진 주기를 스위치가 꺼져있는(공진 네트워크에서 공진이 발생하는 구간) $(1-D_{min})$ 보다 10배 길게 한다면 이 결정은 합당하다고 볼 수 있다.

$$C_c \approx \frac{1}{L_m} \left(\frac{10(1-D_{min})T_s}{2\pi} \right)^2 \quad (3-54)$$

결정된 값을 기준으로, 좀더 V_{Cc} 를 일정한 값으로 유지시키기 위해서는 더 큰 C_c 를, 과도 응답 특성을 개선하고자 한다면 C_c 를 더 작은 값으로 결정하면 된다.

제 4 장 모의실험 및 실험결과

제 4장에서는 본 논문에서 소개한 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터가 경부하에서 영전압 스위칭을 수행하는지 여부를 모의실험과 프로토타입 회로의 실험을 통해 검증한다. 또한 일반적인 능동 클램프 포워드 컨버터와 비대칭 하프 브리지 컨버터와의 효율 비교를 통해 경부하에서 효율이 개선됨을 확인한다.

4.1 컨버터 모의실험

4.1.1 컨버터 동작 모의실험

이번 항에서는 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터의 동작을 모의실험 프로그램인 PSIM을 통해 확인한다. 주로 확인할 부분은 출력 전압이 정확하게 출력되는지, 경부하, 중부하 상황에서 메인 스위치 S_1 및 보조 스위치 S_2 의 영전압 스위칭 여부와 1차단 전류의 크기이다. 특히 1차단 전류의 크기는 스위치들의 영전압 스위칭을 결정하는 요소이자 큰 도통 손실을 크게 유발시킬 수 있는 요소이기 때문이다.

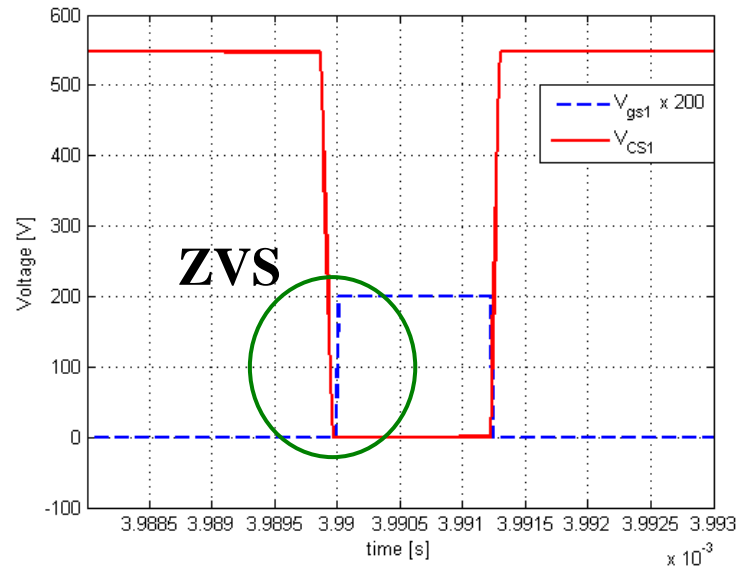
부하 전류가 최대 출력 전류의 10%인 2A 상황에서 S_1 , S_2 의 영전압 스위칭 동작 여부는 그림 4.1을 통해 알 수 있다. 이 그림에서는 가시성을 위해 V_{gs} 는 스케일이 조정되었다.

표 4.1 240W급 제안된 컨버터의 설계 제원

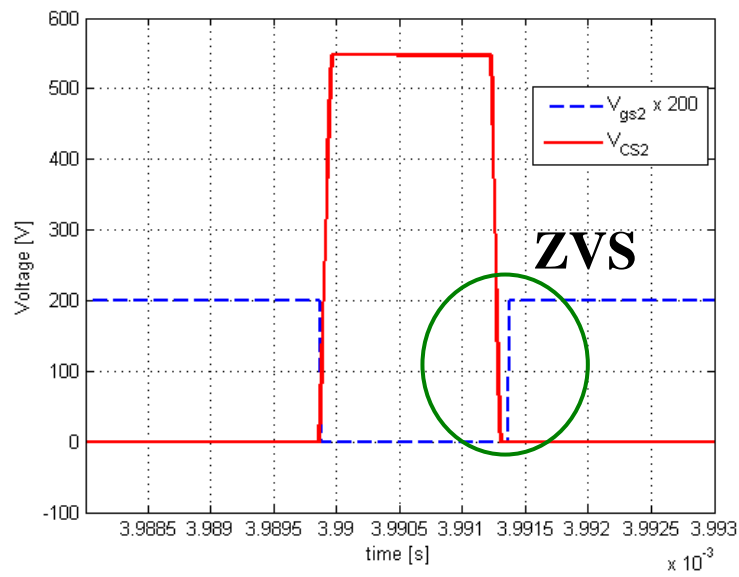
입력 전압	380~400 V
출력 전압	12 V
정격 전력	240 W
구동 주파수	200 kHz

두 개의 스위치 모두 Gate 신호가 인가되기 전에 각 스위치 양단의 전압이 0V로 감소한다. MOSFET는 V_{gs} 가 V_{th} 보다 높아져야 MOSFET를 통해서 드레인에서 소스로 전류가 흐를 수 있다. 따라서 Gate 신호가 인가되기 전에 각 스위치 양단의 전압이 0 V가 되었다는 것은 MOSFET의 양단 전압과 전류의 곱이 0이라는 것을 의미하며 Turn on시 스위칭 손실이 0이라는 것을 의미한다.

스위치들의 영전압 스위칭을 결정하는 요소는 $i_{Lk}(t)$ 이다. 이 전류로 인해 누설 인덕터 L_{lk} 에 에너지가 저장되고 그 에너지로 인해 스위치가 켜지기 전 Dead Time 구간에 공진을 이용하여 스위치의 출력 커패시터 전압을 0 V로 만들어 주는 것이다. 그림 4.1에서 볼 수 있듯이, 메인 스위치 S_1 에는 입력전압보다 높은 500 V 이상의 전압이 인가되고 있다. 따라서 경부하 상황에서도 영전압 스위칭을 하기 위해서는 i_{Lk} 가 커야 한다. 하지만 전류가 크다는 것은 도통 손실이 커지는 것을 의미하기 때문에 인덕턴스 선정에 유의해야 한다.



(a)



(b)

그림 4.1 스위치의 영전압 스위칭 동작

V_g : 400 V, D: 0.25 (a): S_1 , (b): S_2)

그림 4.2는 제안된 회로의 전류 파형이다. 부하에 비해 조금 큰 전류가 1차단에 흐르고 있지만, 200 kHz로 동작하는 스위치에서 발생하는 스위칭 손실이 도통 손실보다 크다고 판단되므로 전체적인 효율 개선을 기대할 수 있다. 그림 4.2의 원 안의 i_{Llk} 의 최솟값은 S_1 의 영전압 스위칭을 결정짓는다. 이 전류가 충분하다면 작은 L_{lk} 를 사용할 수 있다.

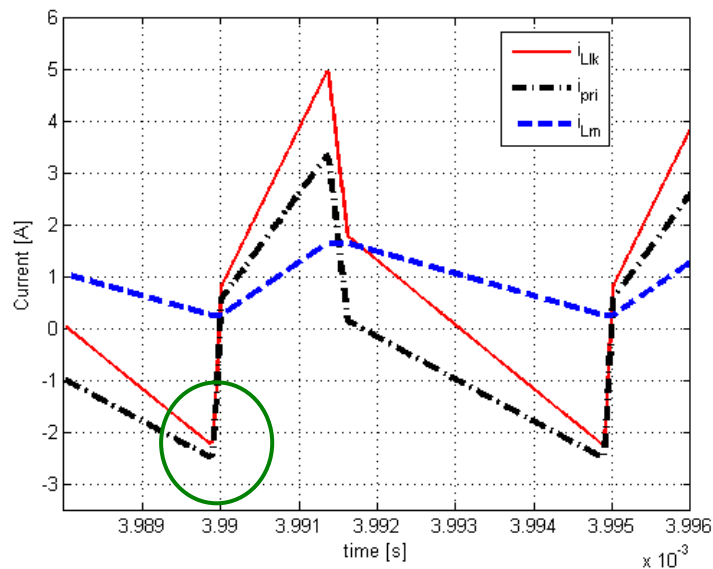


그림 4.2 1차단의 전류파형 (최대 부하)

변압기를 사용하는 회로는 반드시 한 주기 내에서 전압과 시간의 곱의 합이 0이 되어야 한다(Voltage · Second 균형)[29]. 이는 변압기가 포화상태가 되는 것을 막는 것으로 변압기가 포화상태가 되면 과전류가 흐르는 사고가 발생하게 되기 때문이다. 능동 클램프 포워드 컨버터의 장점 중 하나는 변압기를 리셋 시키기 유용하다는 것이다. 정상상태에서 일정한 전압으로 유지되는 클램핑 커패시터가 $(1-D)T_s$ 동안 변압기를

리셋 시켜준다. 그림 4.3를 통해 변압기의 Voltage · Second 균형이 잘 맞는 것을 알 수 있다. L_{lk} 의 값이 작게 설계되면 변압기의 전압이 0V로 유지되는 시비율 손실 구간이 짧게 발생하는 이점이 생긴다.

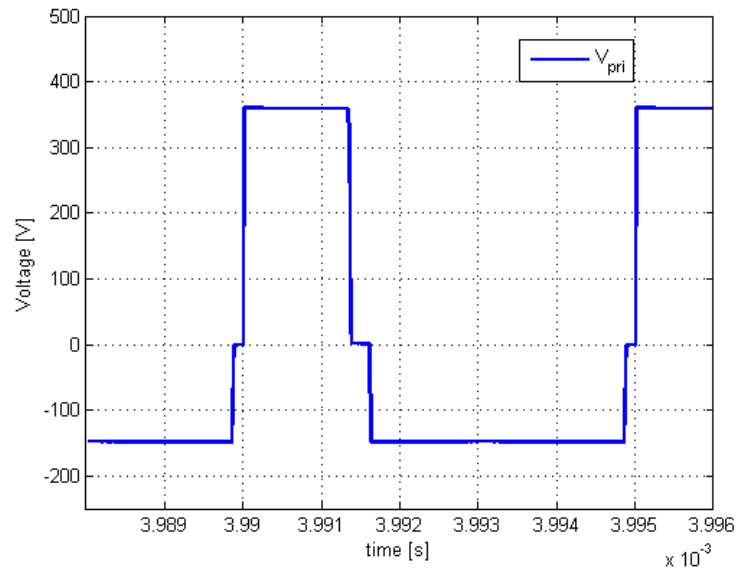


그림 4.3 변압기의 1차단 전압 파형

만약 출력 전류가 줄어들어 전류 불연속 모드 (Discontinuous Conduction Mode)로 동작하게 된다면 동기정류기 SR_1 , SR_2 를 통해 흐르는 전류는 양방향으로 흐를 수 있는 전류 경로가 형성된다. 그림 4.4는 전류 불연속 모드가 발생하는 구간에서 SR_1 , SR_2 의 전류(i_{SR1} , i_{SR2}) 파형이다. 2차단에서는 그림 4.4와 같이 불필요한 순환전류가 형성되고 이는 큰 도통 손실을 가져온다. 따라서 전류 불연속 모드에서는 동기 정류기의 Turn on 구간을 조절해 줄 필요가 있다. 전류 불연속 모드가 경부하 상황에서 발생한다면

동기 정류기의 스위칭 타이밍을 짧게 조절하거나 바디 다이오드를 이용하여 그림 4.5처럼 동작하는 것이 효율 면에서 이롭다.

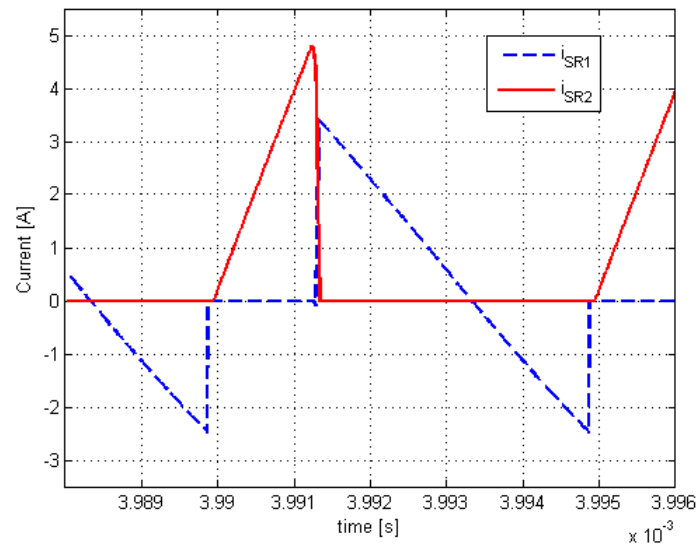


그림 4.4 전류 불연속 모드에서 동기정류기의 전류

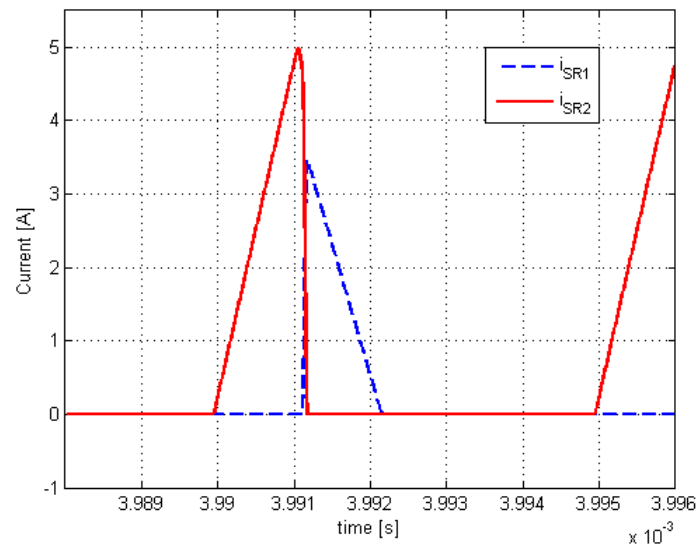


그림 4.5 전류 불연속 모드에서 바디 다이오드의 전류파형

4.1.2 컨버터 손실 모델 모의실험

MATLAB을 이용한 컨버터의 손실 모델 모의실험은 부하와 입력, 출력 조건 변동에 따라 회로의 효율변화를 쉽게 알 수 있다. 모델링을 정확하게 할수록 그 결과는 정확해지지만 그만큼 회로의 동작을 자세하고 꼼꼼하게 이해할 필요가 있다. 회로의 동작뿐만 아니라 자성소자와 반도체소자의 특성을 정확하게 이해하고 있어야 한다. 먼저 MOSFET의 손실 모델을 먼저 살펴본 후에 자성소자의 코어 손실에 대해 살펴본다.

MOSFET의 손실은 앞에서 언급한 것처럼 전류에 의한 도통 손실과 전압과 전류의 곱에 의해 발생하는 스위칭 손실이 있다. 그 중 스위칭 손실에 대해 간략히 기술한다. 스위칭 손실은 스위치 양단의 전압과 흐르는 전류, 그리고 과도시간에 의해 결정된다. [36-37]에 의하면 스위치의 과도 시간은 MOSFET 자체의 특성이자, 구동회로와 스위치 양단의 전압과 전류에 의해 달라질 수 있다고 한다. [37]에서 발췌한 그림 4.6을 보면 스위치가 켜지고 꺼지는 구간은 각각 크게 두 개의 구간으로 나누어진다. 스위치가 켜질 때는 전류가 증가하는 구간, 전압이 감소하는 구간, 그리고 스위치가 꺼질 때는 전압이 증가하는 구간, 전류가 감소하는 구간이다. 그리고 스위치가 켜지는 구간에서는 바디 다이오드의 역 회복 구간이 아주 짧게 존재한다.

스위치가 켜질 때 발생하는 에너지 손실을 E_{onM} , 스위치가 꺼질 때 발생하는 에너지 손실을 E_{offM} 이라고 한다면, 그림 4.6을 통해 얻을 수 있는 수식은 다음과 같다.

$$E_{onM} = \int_0^{tri+tfu} u_{DS}(t) i_D(t) dt = U_{DD} \cdot I_{Don} \cdot \frac{tri+tfu}{2} + Q_{rr} U_{DD} \quad (4-1)$$

$$E_{offM} = \int_0^{tru+tfi} u_{DS}(t) \cdot i_D(t) dt = U_{DD} \cdot I_{Doff} \cdot \frac{tru+tfi}{2} \quad (4-2)$$

$$P_{swM} = (E_{onM} + E_{offM}) \cdot f_{sw} \quad (4-3)$$

where

$$tfu = tfu_1 + tfu_2 \quad (4-4)$$

$$fu_1 = (U_{DD} - R_{Ds(on)} I_{Don}) \cdot R_G \cdot \frac{C_{GD1}}{(U_{Dr} - U_{Plateau})} \quad (4-5)$$

$$fu_2 = (U_{DD} - R_{Ds(on)} I_{Don}) \cdot R_G \cdot \frac{C_{GD2}}{(U_{Dr} - U_{Plateau})} \quad (4-6)$$

$$tru = tru_1 + tru_2 \quad (4-7)$$

$$fu_1 = (U_{DD} - R_{Ds(on)} I_{Don}) \cdot R_G \cdot \frac{C_{GD1}}{U_{Plateau}} \quad (4-8)$$

$$fu_2 = (U_{DD} - R_{Ds(on)} I_{Don}) \cdot R_G \cdot \frac{C_{GD2}}{U_{Plateau}} \quad (4-9)$$

Q_{rr} 은 MOSFET의 역 회복 전하량이고 R_G 는 MOSFET 구동회로의 직렬 저항이다. C_{GD1} 과 C_{GD2} 는 MOSFET의 입력 커패시터인 C_{GD} 와 관련된 변수로 MOSFET의 Datasheet에서 그래프를 참고하여 찾을 수 있다.

식 (4-1)과 (4-2)를 통해 스위치 양단의 전압과 전류가 클수록 손실이 크게 발생하는 것을 확인했다. 스위치가 켜질 때 발생하는 손실은 앞서 언급 했듯, 영전압 스위칭을 통해 해결할 수 있지만 스위치가 꺼질 때 발생하는 손실은 본 회로에서는 피할 수 없다. 따라서 영전압 스위칭을

위한 전류의 증가는 도통 손실의 증가와 함께 Turn off 스위칭 손실의 증가도 야기 시킨다.

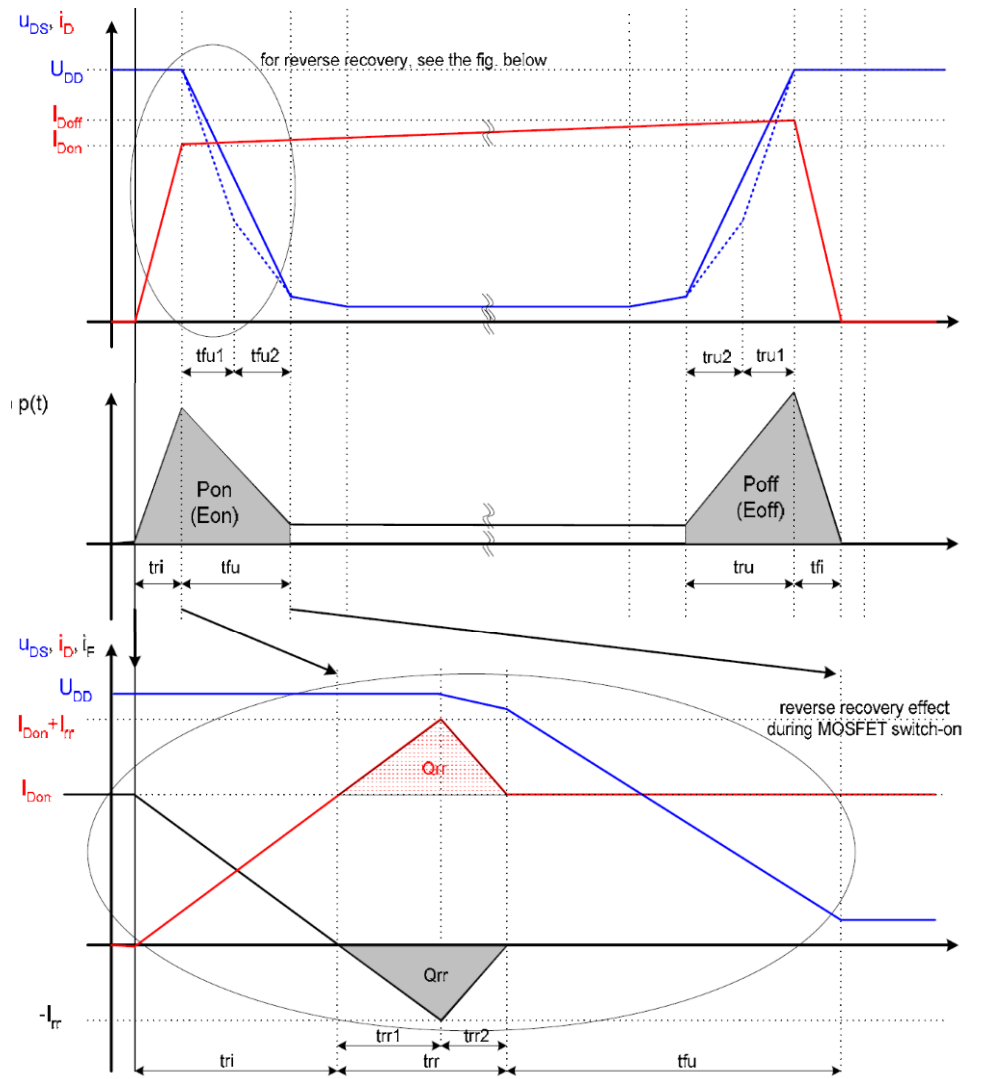


그림 4.6 MOSFET의 스위칭 과도과정 [37]

위의 모델을 이용해서 본 논문에서 제안한 전류 증배 회로를 사용한 능동 클램프 포워드 컨버터의 손실을 시뮬레이션을 통해 확인해 보았다. 모든 소자에서의 전압과 전류를 부하전류의 변화에 따라 수식으로 표현한 뒤 matlab을 이용하여 그래프로 표현하였다. 그 결과는 그림 4.7과 같다.

그림 4.7의 1차단 스위칭 손실은 모두 Turn off 스위칭 손실에 의한 것이다. 그 이유는 그림 4.8에서 알 수 있듯이 누설 인덕터가 MOSFET의 출력 커패시터가 가지고 있는 에너지보다 큰 에너지를 가지고 있기 때문이다. 따라서 쉽게 영전압 스위칭을 할 수 있고 Turn On 스위칭 손실은 발생하지 않는다.

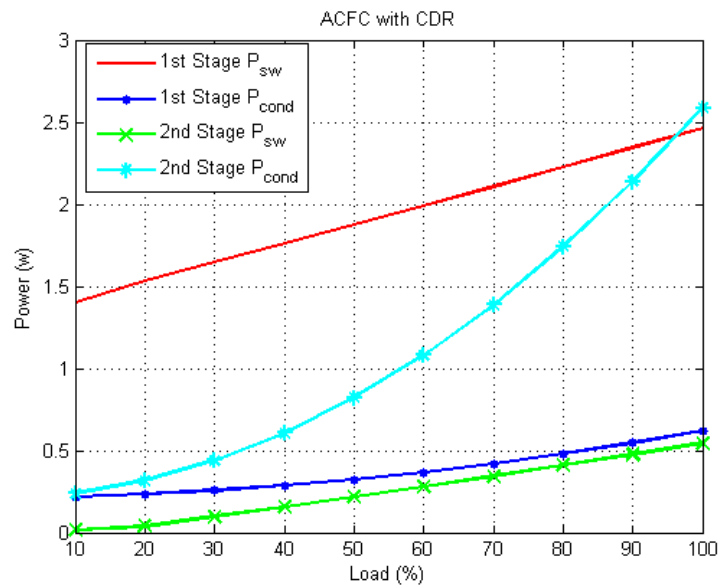


그림 4.7 손실 모델을 이용한 손실 분석

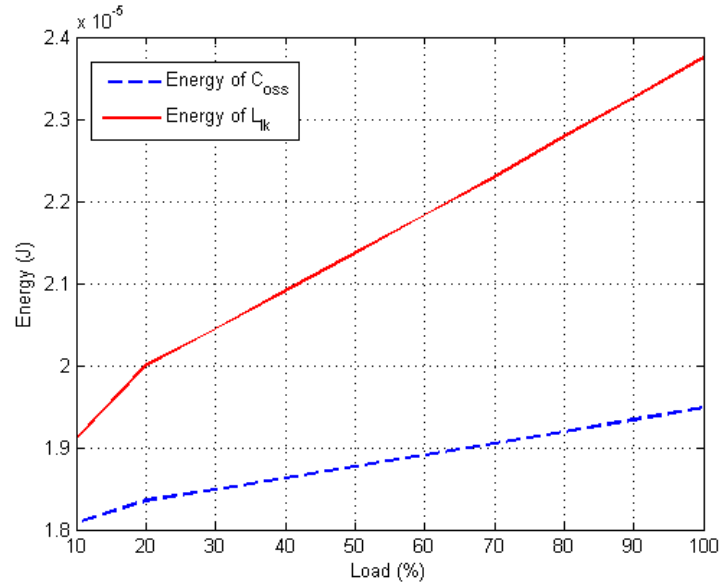


그림 4.8 누설 인덕터와 MOSFET 출력 커패시터의 에너지

다음으로는 변압기의 코어 손실을 살펴본다. 코어 손실은 변압기의 코어가 시간에 따라 교변하는 자계 속에 놓여있을 때 발생하는 손실로, 히스테리시스 손실과 와전류 손실의 합이다. 이 손실의 크기는 최대 자속 밀도와 주파수 및 코어의 재질에 따라 정해지며 대부분 열로 발산하거나 가끔 소리의 형태로 변환되기도 한다[39].

우선 히스테리시스 손실은 코어의 B-H 곡선 (자계강도 - 자속밀도)에서 동작점에 의해 형성되는 루프의 면적에 비례하는 양의 에너지를 잃는 것이다. 주기적인 파형의 전압 $v(t)$ 와 전류 $i(t)$ 가 주파수 f 로 반복될 때 한 주기동안 변압기로 입력되는 에너지는 식 (4-10)에 나타난다. 여기에 패러데이의 법칙과 암페어의 법칙을 적용하여 $B(t)$ 와 $H(t)$ 로 표현하면 식 (4-11) 이다. 여기에 주파수를 곱해주면 코어에서

발생하는 히스테리시스 손실이 된다. (4-12) 여기서 $A_C l_m$ 은 코어의 부피이다.

$$W = \int_{\text{OneCycle}} v(t) i(t) dt \quad (4-10)$$

$$W = \int_{\text{OneCycle}} (n A_C \frac{dB(t)}{dt}) (\frac{H(t) l_m}{n}) dt = A_C l_m \int_{\text{OneCycle}} H dB \quad (4-11)$$

$$P_H = f A_C l_m \int_{\text{OneCycle}} H dB \quad (4-12)$$

또한 와전류 손실은 변화하는 자계에 의해 형성된 기전력이 원인이다. 이 기전력에 의해 코어의 단면에서 소용돌이 모양의 전류가 흐르게 되는데 이 전류에 의한 손실을 와전류 손실이라고 한다. 고주파에서 주로 사용하는 페라이트 코어는 이러한 와전류 손실을 줄일 수 있는 방안 중 하나이다[39].

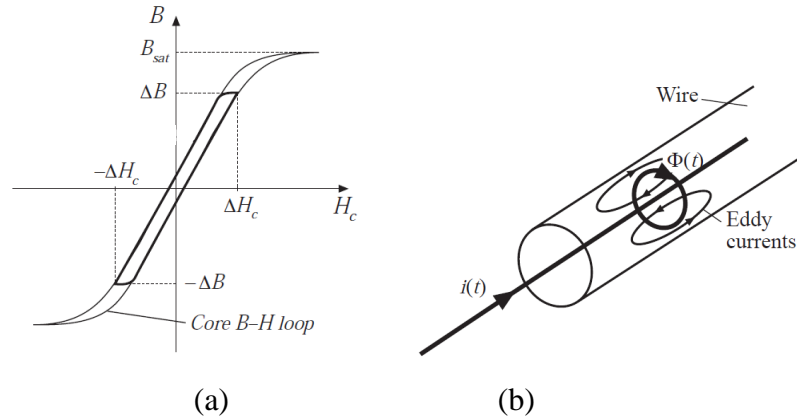


그림 4.9 변압기의 코어 손실 [39]

(a) : 히스테리시스 손실 (b) : 와전류 손실

이것을 모두 고려하여 통상적인 코어의 손실을 식 (4-13)으로 표현하였다. 식 (4-12)를 조절하여 제조업체가 제공하는 데이터에 부합하도록 k_{fe} 와 β 가 결정되며 그림 4.10에 그 데이터를 첨부하였다.

$$P_{fe} = k_{fe} (\Delta B)^\beta A_C I_m \quad (4-13)$$

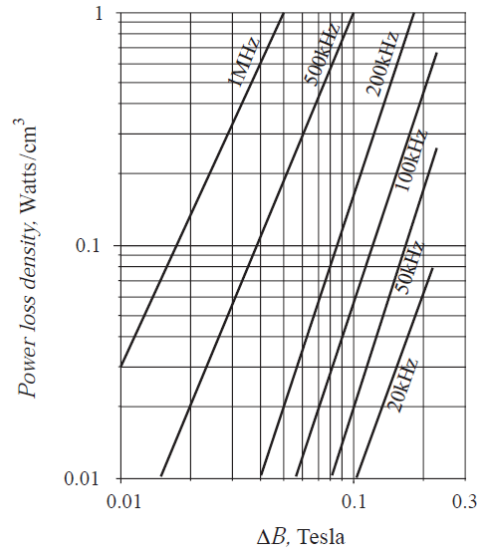


그림 4.10 페라이트 코어의 일반적인 코어손실 데이터 [39]

4.2 프로토타입 실험 및 결과

표 4.1과 동일한 제원으로 프로토타입을 제작했다. 전류 증배 정류회로를 사용한 능동 클램프 파워드 컨버터의 동작 실험 및 효율

검증과 함께 비교군으로 일반적인 능동 클램프 포워드 컨버터, 비대칭 하프 브리지 컨버터의 실험을 진행했다. 사용한 소자들은 표 4.2~4.4에 나타내었다.

먼저 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 실험이다. 메인 스위치가 켜질 때 2차단 출력 전류의 리플이 1차단으로 반사되어 넘어오고 그 영향으로 메인 스위치에서 영전압 스위칭을 더 잘 수 있게 된다. 따라서 일반적인 능동 클램프 포워드 컨버터에 비해 큰 자화 인덕턴스를 사용할 수 있게 되어 작은 자화 인덕턴스로 인한 도통 손실을 감소 시킬 수 있다.

표 4.2 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 소자 정보

메인 스위치	FDA15N65	보조 스위치	FDA15N65
동기 정류기	FDA032N08	출력 인덕터	2 μ H
클램핑 커패시터	200 nF	출력 커패시터	47 μ F
자화 인덕턴스	300 μ H	누설 인덕턴스	13 μ H
변압기 턴비	8:1	코어 재질	PC44

그림 4.11에는 10% 부하 상황에서 전류 증배 정류회로를 사용한 능동 클램프 포워드 컨버터의 1차단의 변압기 전류와 영전압 스위칭을 하고 있는 S_1 의 Gate 신호 그리고 S_1 양단의 전압 파형을 나타내었다. 모의실험에서 본 것과 마찬가지로 스위치 양단의 전압이 0 V로 유지된 상태에서 스위치가 켜지고 있다. 보조 스위치 S_2 가 꺼지는 시점에 V_{Cs1} 이 감소하기 시작한다. i_{Lm} 과 1차단으로 반사된 i_{L02} 가 L_k 로 흐르면서 영전압 스위칭을 위한 충분한 에너지가 L_k 에 저장되었고 Dead time 구간동안

L_{lk} 와 C_{S1} 의 공진에 의해 급격하게 감소하여 0 V가 되는 것이다. 따라서 전압과 전류의 곱이 0이므로 Turn on 스위칭 손실이 발생하지 않는다.

동일한 설계 제원을 이용하여 일반적인 능동 클램프 파워드 컨버터의 실험을 진행했다. 일반적인 능동 클램프 파워드 컨버터의 경우 작은 L_m 에 의해 발생하는 큰 1차단 전류로 영전압 스위칭을 하기 때문에 이를 고려하여 L_m 의 크기를 줄여 설계 했다.

비교를 위해 그림 4.12에 그림 4.11과 동일한 부하 조건에서의 주요 실험 파형을 실었다. 그림 4.11과는 다르게 그림 4.12에서는 스위치 양단의 전압이 0 V로 떨어지기 전에 스위치가 켜지게 된다. 만약 지금보다 Dead time이 길어 진다면 스위치 양단의 전압은 공진에 의해 다시 증가하게 되는 모습을 보게 될 것이다.

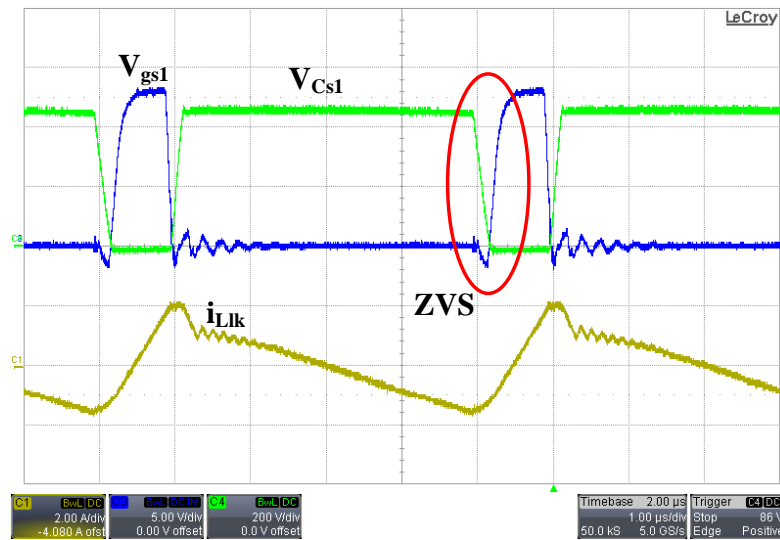


그림 4.11 전류 증배 정류회로를 사용한 능동 클램프 파워드 컨버터
(Ch1 : i_{Llk} , Ch2 : V_{gs1} , Ch3 : V_{Cs1})

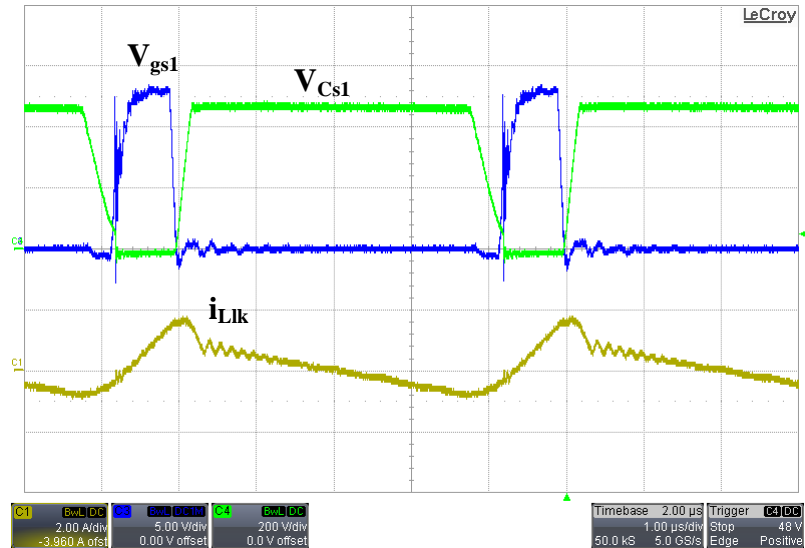


그림 4.12 능동 클램프 파워드 컨버터
(Ch1 : i_{Lk} , Ch2 : V_{gs1} , Ch3 : V_{Cs1})

표 4.3 능동 클램프 파워드 컨버터의 소자 정보

메인 스위치	FDA15N65	보조 스위치	FDA15N65
동기 정류기	FDA032N08	출력 인덕터	3.3 μ H
클램핑 커패시터	200 nF	출력 커패시터	47 μ F
자화인덕턴스	170 μ H	누설 인덕턴스	15 μ H
변압기 턴비	8:1	코어 재질	PC44

동일한 실험을 비대칭 하프 브리지 컨버터에서도 수행했으며 실험 파형은 그림 4.13에서 볼 수 있다. 2장에서 살펴본 것처럼 비대칭 하프 브리지 컨버터는 영전압 스위칭을 쉽게 할 수 있다. 비교적 작은 자화 인덕턴스에 의한 1차단 전류의 증가와 메인 스위치 양단 전압이 능동 클램프 파워드 컨버터 보다 낮은 것이 그 이유이다. 그림 4.13을 보면 Dead time 동안 메인 스위치의 전압 V_{Cs1} 이 더욱 급격하게 감소하고

상대적으로 긴 Dead time임에도 불구하고 전압이 0으로 유지되고 있다.
이것은 영전압 스위칭을 위한 충분한 에너지가 있음을 나타내는 것이다.

표 4.2 ~ 4.4는 각 컨버터에 사용된 소자들에 대한 정보를 담고 있다.
각 컨버터 마다 설계 조건이 다르기 때문에 소자의 값에서 차이가 난다.

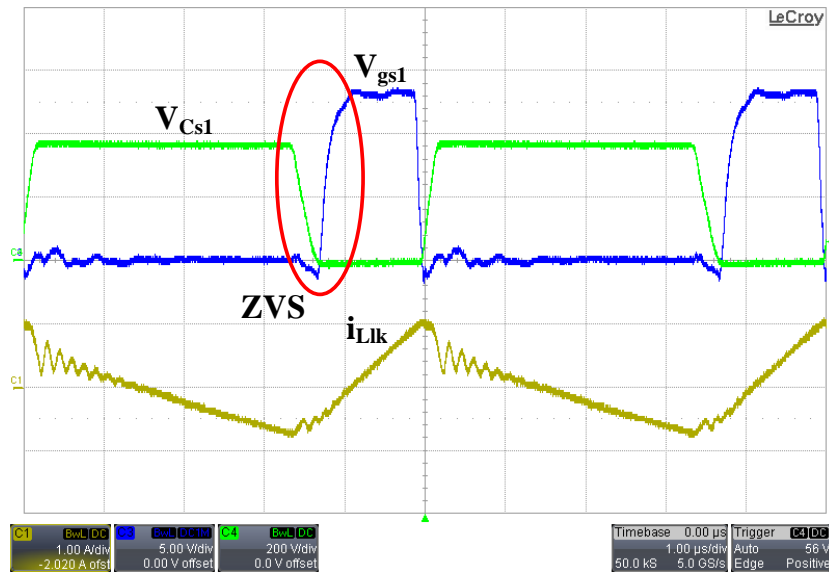


그림 4.13 비대칭 하프 브리지 컨버터

(Ch1 : i_{Llk} , Ch2 : V_{gs1} , Ch3 : V_{Cs1})

표 4.4 비대칭 하프 브리지 컨버터의 소자 정보

메인 스위치	FDA15N65	동기 정류기	FDA032N08
출력 인덕터	3.3 μ H	블로킹 커패시터	470 nF
출력 커패시터	47 μ F	자화 인덕턴스	180 μ H
누설 인덕턴스	14 μ H	변압기 턴비	11:1
코어 재질	PC44		

전류 증배 정류회로가 사용된 능동 클램프 파워드 컨버터의 부하에 따른 출력 인덕터의 전류(i_{L1} , i_{L2})와 출력 전류(I_O+i_{C0}) 그리고 출력 전압(V_O)의 파형을 그림 4.14~4.16에 나타내었다. i_{L1} , i_{L2} 각각의 리플은 크지만 두 전류가 합쳐지면서 서로 상쇄되어 출력 전류의 리플은 상당히 줄어들게 된다. i_{L1} , i_{L2} 의 큰 리플에 의한 전류 RMS값 상승은 도통 손실을 증가시키지만 중부하로 갈수록 그 영향력은 작아진다. 그 이유는 출력 전류가 클 수록 전류가 분배되어 흐름으로써 감소하는 도통 손실의 비중이 더 크기 때문이다.

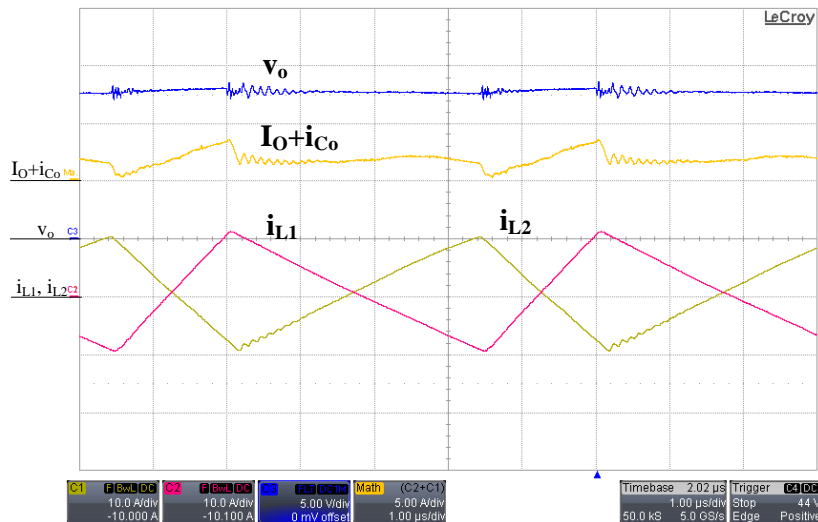


그림 4.14 2차단 전류와 출력 전압 파형(10% 부하)

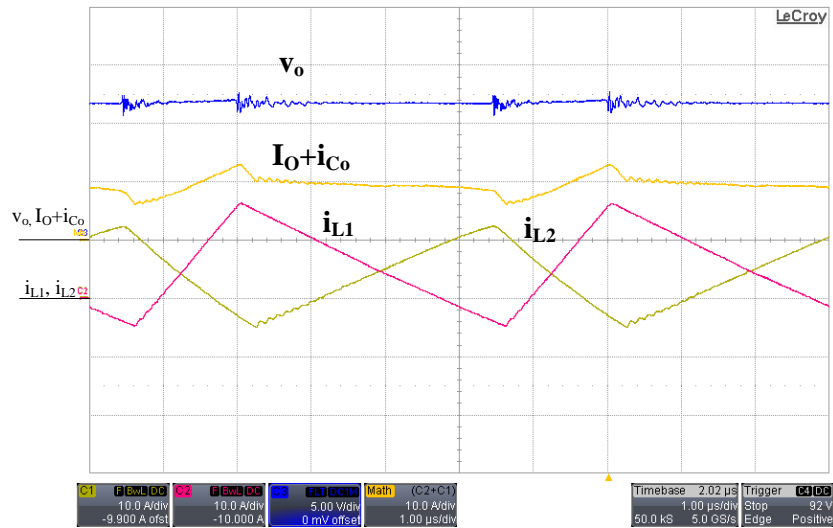


그림 4.15 2차단 전류와 출력 전압 파형(50% 부하)

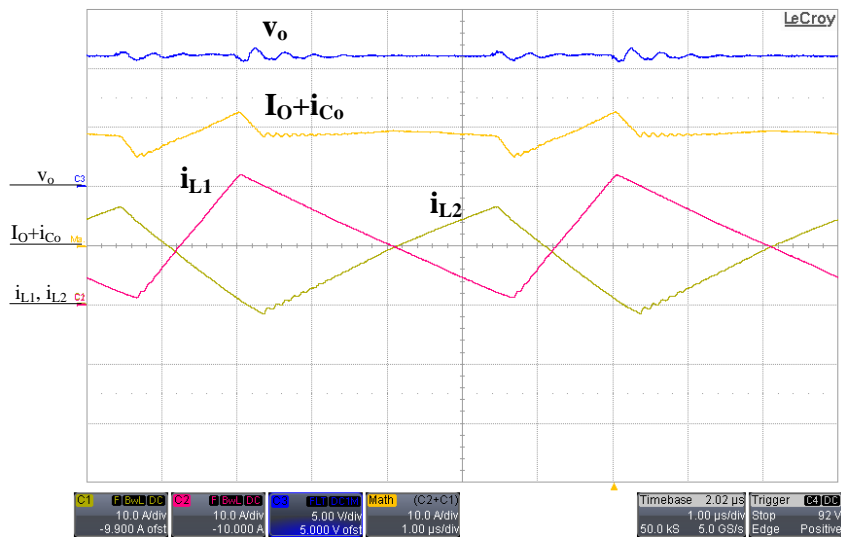


그림 4.16 2차단 전류와 출력 전압 파형(100% 부하)

4.3 효율 비교

본 논문에서 다루었던 세 가지의 회로를 제작하여 동일한 조건에서 효율을 측정하였다. 입력전압은 380 V, 출력전압은 12 V로 고정된 상태에서 부하를 정격전력의 10%인 2 A에서 100%인 20 A까지 가변하였고 측정장비는 Yokogawa 사의 WT210을 이용하였으며 그 결과를 그림 4.17에 나타내었다.

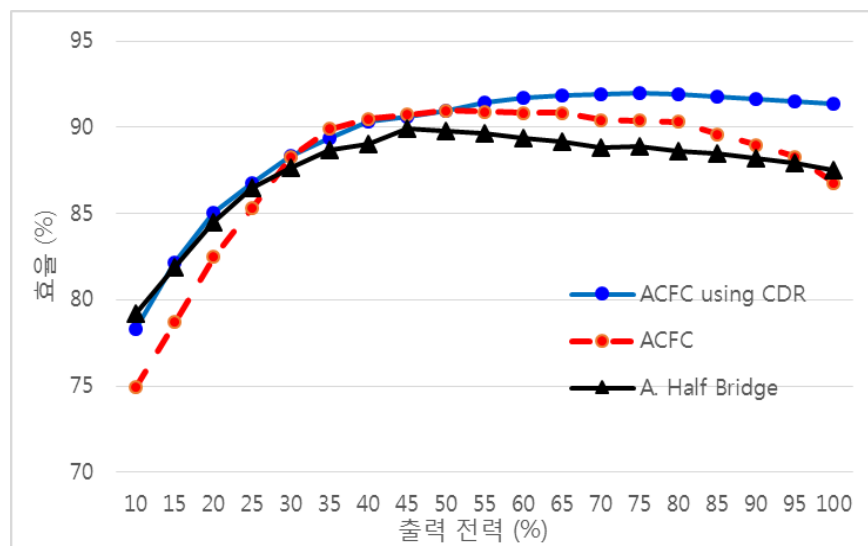


그림 4.17 각 컨버터의 효율곡선

경부하 영역에서는 영전압 스위칭을 하는 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터(ACFC using CDR)와 비대칭 하프 브리지 컨버터(A. Half Bridge)의 효율이 높다. 그 중에서도 비대칭 하프 브리지 컨버터의 효율이 더 높은데, 그 첫 번째 이유는 비대칭 하프

브리지 컨버터의 메인 스위치 양단의 전압이 본 논문에서 제안하는 회로보다 낮기 때문이다. 이는 비대칭 하프 브리지 컨버터의 메인 스위치의 출력 커패시터가 가지고 있는 에너지가 작음을 의미하며 또한 영전압 스위칭을 위한 누설 인덕터의 에너지 역시 작아도 됨을 뜻한다. 환언 하자면, 1차단에 흐르는 전류의 크기가 작아질 수 있다는 것이며 1차단에서 발생하는 도통 손실과 두 스위치에서의 Turn off 손실이 비교적 적은 것을 의미한다. 두 번째 이유는 변압기의 턴비 이다. 3장에서 살펴 보았듯이, 본 논문에서 제안하는 회로의 양단 전압은 입력전압과 클램핑 커패시터 전압의 합이다. 이 전압이 메인 스위치의 내압을 넘지 않도록 하기 위해서 턴비가 비대칭 하프 브리지 컨버터에 비해 낮게 설계되어 있다. 따라서 1차단으로 반사된 2차단의 전류가 더 크게 보이는 것을 의미하므로 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터의 1차단에서 도통 손실과 Turn off 손실이 증가함을 뜻한다.

부하가 커짐에 따라 일반적인 능동 클램프 포워드 컨버터의 효율이 증가하는 모습을 볼 수 있는데, 증가된 부하전류가 1차단으로 반사되어 메인 스위치의 영전압 스위칭이 가능해졌기 때문이다. 부하 전류가 더욱 증가면 2차단에서 발생하는 도통 손실이 주요한 효율감소의 원인이 되어 전류 증배 정류회로를 사용한 경우의 효율이 가장 좋다.

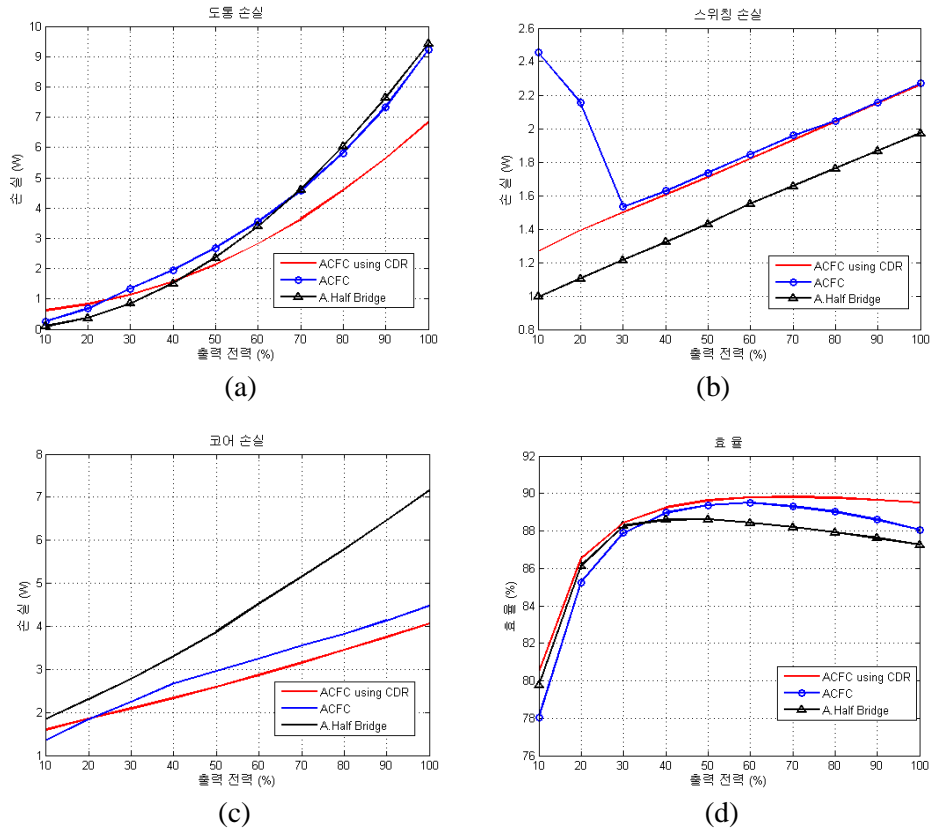


그림 4.18 모의 실험을 통한 효율 분석

(a): 도통 손실, (b): 스위칭 손실, (c): 코어 손실, (d): 효율

그림 4.18에 MATLAB을 이용한 효율 분석 결과를 첨부하였다. 4.18(a)를 통해 전류 증배 정류회로가 사용된 능동 클램프 파워드 컨버터의 중부하 상황에서 도통 손실이 가장 작게 나타는 것을 알 수 있다. 이는 전류 증배 정류회로를 사용했기에 나타나는 결과이다. 4.18(b)에서 일반적인 능동 클램프 파워드 컨버터가 경부하 상황에서 영전압 스위칭을 얻지 못해 스위칭 손실이 높게 발생하는 것을 확인할 수 있다. 또한 비대칭 하프 브리지 컨버터는 스위치 양단에 인가되는 전압이

다른 두 회로에 비해 낮기 때문에 스위칭 손실이 비교적 작다. 그림 4.18(c)에서는 부하가 증가함에 따라 비대칭 하프 브리지 컨버터의 코어 손실이 증가하는 모습을 볼 수 있다. 코어의 손실은 자속밀도와 주파수에 비례한다. 여기서 자속밀도는 변압기의 턴비에 관련있는데, 비대칭 하프 브리지 컨버터의 경우 다른 두 회로와 동일한 전압 이득을 얻기 위해서는 높은 변압기 턴비가 요구된다. 또한 1차단으로 반사된 출력 전류와 작은 자화 인덕터의 영향으로 1차단 전류의 파고값(peak to peak)이 크기 때문에 그 영향이 증대 되었다. 따라서 코어 손실이 증가하는 결과를 가져온다.

이 외에도 구동회로의 전력 소모등을 고려하여 얻은 효율 곡선이 4.18(d) 이다. 경부하에서 영전압 스위칭을 얻은 두 회로의 효율이 비교적 좋으며 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터의 중부하 효율이 높다. 중간 부하 영역에서의 손실은 경부하 손실의 주요한 원인인 스위칭 손실과, 중부하의 도통 손실의 결합으로 나타나며 비대칭 하프 브리지 컨버터의 경우 코어 손실의 영향이 큰 것으로 판단된다.

실험을 통한 세 회로의 효율 비교와 MATLAB 효율 분석을 통해 본 논문에서 분석한 회로인 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터는 영전압 스위칭으로 인한 경부하의 효율 개선과 전류 증배 정류회로에 의한 중부하 효율 개선이 가능한 것을 볼 수 있다.

제 5 장 결론 및 향후 연구

본 논문에서는 에너지 절약 및 효율적인 전원 공급장치의 개발을 위해 저용량 오프라인 컨버터로 사용되는 전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터가 적합한 토폴로지임을 확인했다. 제안된 회로의 세부적인 동작 모드와 정상상태에서의 회로 분석을 수행했고 영전압 스위칭을 위한 설계 가이드라인을 제시했다. 모의 실험을 통해 동작 및 영전압 스위칭 여부를 확인했으며 프로토타입 실험을 통해 이를 검증했다. 또한 비교군으로 사용된 비대칭 하프 브리지 컨버터와 일반적인 능동 클램프 포워드 컨버터 역시 동작 모드 분석과 프로토타입 실험을 수행했다. 이를 통해 세 회로의 효율을 측정하였고 그 결과를 MATLAB의 손실 분석을 통해 비교 분석하였다.

전류 증배 정류회로가 사용된 능동 클램프 포워드 컨버터는 경부하 상황에서 영전압 스위칭을 일반적인 능동 클램프 포워드 컨버터에 비해 쉽게 얻을 수 있었으며 실험과 모의 실험을 통해 확인하였다. 일반적인 능동 클램프 포워드 컨버터에 비해 작은 누설 인덕턴스와 큰 자화 인덕턴스를 사용할 수 있다는 것이 그 증거이다.

중부하 상황에서는 전류 증배 정류회로의 이점으로 인해 도통 손실이 감소하였다. 따라서 전 부하 영역에서 좋은 효율을 보여줌으로써 제안된 회로의 타당성을 검증하였다.

본 논문에서는 소자 선정 과정에서 650 V의 내압을 가진 스위치를 사용하였다. 내압이 더 높은 소자를 사용한다면 변압기의 턴비나

시비율에 더욱 자유도를 가질 수 있다. 하지만 내압이 높을수록 스위칭의 지연이나 $R_{ds(on)}$ 과 같은 다른 특성들이 분리해진다. 따라서 추후에 이런 부분에 대한 분석이 필요하다.

참고문헌

- [1] 인터넷 이용 실태조사(국가승인통계 제 12005호), 방송통신위원회 및 한국 인터넷 진흥원
- [2] OECD Factbook 2013, pp.165
- [3] OECD Factbook 2013, pp.163
- [4] Application Note, “High-Efficiency 305W ATX Reference Design Documentation Package”, ON Semiconductor, 2011
- [5] 80Plus Program,
http://www.plugloadsolutions.com/docs/broch/80PLUS_brochurepages.pdf
- [6] Climate Savers Computing Initiative (CSCI) Web Site, Home page
<http://www.climatesaverscomputing.org/>. Efficiency Specification page
<http://www.climatesaverscomputing.org/about/faq/#4>
- [7] www.smallcellforum.org
- [8] Yaacoub, E, Zorba, N. ; Sakarellos, V.K. ; Verikoukis, C., “Green operation techniques for large scale deployments of small cell LTE networks”, Digital Signal Processing (DSP), 2013 18th International Conference on, 1-3 July 2013
- [9] 안영완, “CFR을 이용한 중계기 소비전력 개선에 관한 연구”, 한양대학교, 2011
- [10] Application Note, “Secondary-Side Synchronous Rectifier (SR) for LLC Resonant Converter Using FAN6208”, Fairchild
- [11] Hangseok Choi, Application Note, “Design Considerations for an LLC Resonant Converter”, Fairchild

- [12] Application Note, “Half-Bridge LLC Resonant Converter Design Using FSFR-Series Fairchild Power Switch (FPS™)”, Fairchild
- [13] Liang, S.-A., Ching Wen Huang, Po-Chang Lu, “A high power and multi-outputs of AC-DC power supply design to meet 80 plus gold and ErP requirements”, IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society, pp.68–73, 25-28 Oct. 2012
- [14] Liang, S.-A., “A high power and high efficiency PC power supply topology with low cost design to meet 80 Plus Bronze requirements”, Industrial Technology, 2009. ICIT 2009. IEEE International Conference on, pp.1-6, 10-13 Feb. 2009
- [15] Barbi, I, Oliveira, M.A., Vieira, J.B., Jr., “A half-bridge pulse-width modulated zero-current-switched quasi-resonant converter”, pp.54 - 59 vol.1, Industrial Electronics Society, 1989. IECON '89, 15th Annual Conference of IEEE, 6-10 Nov 1989
- [16] Chan, C.C., Chau, K.T., “Analysis of quasi-resonant converters by using finite element method”, Industrial Electronics, Control and Instrumentation, 1991. Proceedings. IECON '91., 1991 International Conference on , vol.1, pp.354 – 359, 28 Oct-1 Nov 1991
- [17] an-Shin Youn, Ki-Bum Park, Hyun-Wook Seong, Gun-Woo Moon, “PWM positive buck-boost converter with reduced switching loss employing quasi-resonant operation”, Energy Conversion Congress and Exposition (ECCE), 2010 IEEE, pp.3319 - 3326 , 12-16 Sept. 2010
- [18] Power Management Selection Guide 2013, Infineon, 2013

- [19] Jangwanitlert, A., Songboonkaew, J., “An Asymmetrical Half-Bridge Forward Converter with Current Doubler”, Electrical Engineering/Electronics Computer Telecommunications and Information Technology (ECTI-CON), 2010 International Conference on , pp.1216 – 1220, 19-21 May 2010
- [20] Gyo-Bum Chung, Sun-Geun Kwack, “Application of Fuzzy Integral Control for Output Regulation of Asymmetric Half-Bridge DC/DC Converter with Current Doubler Rectifier”, JOURNAL OF POWER ELECTRONICS, Vol. 7 No.3, pp. 238-245, 2007.7
- [21] Korotkov, S., Meleshin, V. ; Miftahutdinov, R. ; Fraidlin, S., “Soft-Switched Asymmetrical Half-bridge DC/DC Converter: Steady-State Analysis. An Analysis Of Switching Processes”, Telecommunications Energy Special Conference, 1997. Telescon 97 Budapest., The Second International , pp.177 – 184, 24-24 April 1997
- [22] Bor-Ren Lin, Huann-Keng Chiang, Chien-En Huang, David Wang, “Analysis, Design and Implementation of an Active Clamp Forward Converter with Synchronous Rectifier”, TENCON 2005 2005 IEEE Region 10, Nov. 2005
- [23] Bor-Ren Lin, Huann-Keng Chiang, Chien-En Huang, Kao-Cheng Chen, “Analysis of an Active Clamp Forward Converter”, Power Electronics and Drives Systems, Vol. 1, pp. 140-145, 2005
- [24] Sung-Sae Lee, Seong-Wook Choi, Gun-Woo Moon, “High-Efficiency Active-Clamp Forward Converter With Transient Current Build-Up (TCB) ZVS Technique”, Industrial Electronics, IEEE Transactions on (Volume: 54, Issue: 1), pp. 310 - 318, Feb. 2007

- [25] Hangseok Choi, "Design Considerations for Asymmetric Half-Bridge Converters", Fairchild Semiconductor Power Seminar, 2008
- [26] Application note, "Designing Asymmetric PWM Half-Bridge Converters with a Current Doubler and Synchronous Rectifier using FSFA-Series Fairchild Power Switches", Fairchild
- [27] Sang-Kyoo Han, Gun-Woo Moon, and Myung-Joong Youn, "A High Efficiency ZVS PWM Asymmetrical Half Bridge Converter for Plasma Display Panel Sustaining Power Module", Power Electronics Specialists Conference, Vol1, 2004
- [28] Arias, M., "Design of a Soft-Switching Asymmetrical Half-Bridge Converter as Second Stage of an LED Driver for Street Lighting Application", Power Electronics, IEEE Transactions on (Volume:27 , Issue: 3), March 2012
- [29] Application Note, "Improving Efficiency of Synchronous Rectification by Analysis of the MOSFET Power Loss Mechanism", Infineon, Mar, 2012
- [30] Sung-Sae Lee, Seong-Wook Choi, Gun-Woo Moon, "High Efficiency Active Clamp Forward Converter with Synchronous Switch Controlled ZVS Operation", Journal of Power Electronics, Vol. 6, No. 2, pp. 131-138, April 2006
- [31] Application Note, "Design of a 100 W Active Clamp Forward DC-DC Converter for Telecom Systems Using the NCP1562", ON Semiconductor
- [32] Jitaru, I.D. ,Birca-Galateanu, S. "Small-signal characterization of the forward-flyback converters with active clamp", Applied Power Electronics Conference and Exposition, vol. 2, pp. 626-632, 15-19 Feb 1998

- [33] Q. Li, F. C. Lee, and M. M. Jovanovic, "Design Considerations of Transformer DC Bias of Forward Converter with Active-Clamp Reset," in Proc. IEEE APEC, vol. 1, pp. 553–559, Mar. 1999
- [34] 장바울, 조보형, "전류 증배 정류회로를 이용한 능동 클램프 파워드 컨버터의 분석", 전력전자학회, 추계학술대회 논문집, pp 44-45, 2012. 11
- [35] Y. Wen, H. Mao, and I. Batarseh, "DC Bias Analysis and Small-Signal Characteristic of Active-Clamp Forward-Flyback DC-DC Converter with a Current Doubler Rectifier," in Proc. IEEE APEC, vol. 3, pp. 1531–1536, Mar. 2005
- [36] Application Note, "MOSFET Power Losses Calculation Using the Datasheet Parameters", Infineon, Jul, 2006
- [37] Jong-Jae Lee, Bong-Hwan Kwon, "DC-DC Converter Using a Multiple-Coupled Inductor for Low Output Voltages", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 54, NO. 1, FEBRUARY 2007
- [38] Kyoung-Jun Lee, Honnyong Cha, Jong-Pil Lee, Dong-Wook Yoo, and Hee-Je Kim, "Experimental and Numerical Analysis of a Simple Core Loss Calculation for AC Filter Inductor in PWM DC-AC Inverters", Journal of Power Electronics, Vol. 13, No. 1, January 2013
- [39] Robert W. Ericson, Dragan Maksimovic, "Fundamentals of Power Electronics", Second edition, Chapter 13

ABSTRACT

Analysis and Design of Zero Voltage Switching of an Active Clamp Forward Converter using Current Doubler Rectifier

Duho Kim

Electrical and Computer Engineering Department

The Graduate School

Seoul National University

As demands for digital devices increase, high efficiency of power supply is indispensable. This digital devices are operating under light load condition for most operating time. Thus, the power supply feeding the energy to the devices should have high light load efficiency. The light load efficiency can decrease significantly by the switching loss. Operation principle of ac active clamp forward converter using current doubler rectifier (ACFC using CDR) is analyzed, and design guideline is also given.

The conventional active clamp forward converter (ACFC) can achieve zero voltage switching (ZVS) by small magnetizing inductance which results in conduction loss of the primary side. However ACFC using CDR achieves ZVS by means of the current flowing through the output inductor. Thus, the light load efficiency can be increased. To explain ZVS process and current imbalance between output inductors, ZVS conditions and steady state equation are analyzed.

To verify the analysis, ACFC and asymmetric half bridge converter (AHB) are adapted for efficiency comparison. Simulation and experimental results verify the analysis of the ACFC using CDR. Through the comparison, efficiency improvement by ACFC using CDR is validated.

keywords : Active Clamp Forward Converter, ZVS, light load efficiency

Student Number : 2012-20748

감사의 글

석사과정을 마치고 사회라는 더 큰 세상으로 나아가게 되었습니다. 2년간의 연구실 생활을 함께 해주신 모든 분들께 감사의 인사를 올립니다.

가장 먼저 전력전자에 대해 큰 가르침을 주신 지도교수님이신 조보형 교수님께 감사의 말씀을 올립니다. 교수님께 들었던 전력전자 수업은 아직도 그 명쾌함이 남아있고 앞으로도 제 인생에서 가장 유용한 지식이 될 것입니다. 교수님의 자상함을 느끼며 고되기만 할 것 같던 대학원 생활을 안정감 있게 보낼 수 있었습니다. 그리고 올바른 논문이 되도록 조언을 아끼지 않으셨던 설승기 교수님과 하정익 교수님께도 감사의 말씀을 올립니다.

박사후 과정으로 연구실에 들어오셔서 저희에게 정신적 지주가 되어주신 정원이형 감사합니다. 형님의 한마디 한마디가 제게 큰 도움이 되었습니다. 프로젝트를 통해 많은 가르침을 주신 우섭이형, 인생에 대한 조언과 후배를 아껴주시는 마음 정말 감사 드립니다.

방장으로써 연구실의 중심을 잡고 모두를 이끌어 주신 종복이형. 항상 침착하고 꼼꼼함이 무엇인지 몸소 보여주신 창윤이형, 항상 차분하게 이야기를 들어주시고 같이 고민해주시는 갑수형, 지금은 먼 곳에서 학업에 정진하고 계신 종원이형. 정이 많아 후배들을 잘 챙겨주신 연구실의 살림꾼 규식이형, 특유의 유들유들함으로 연구실의 원활유 역할을 해주신 승운이형, 모르는 부분을 이해하기 쉽게 차분히 잘 알려주셨던 철우형, 연구실 모두에게 도움을 주는 도우미의 상징

혜진이형, 차분함과 동시에 멋진 분석능력을 가진 바울이, 재치있는 언변으로 즐거움을 주고 실험을 잘 수행하는 제현이, 순발력과 분석능력, 위트 모두 겸비한 우인이, 명석하고 항상 열심히 연구하는 상우, 조용하고 성실하게 연구하는 성현이. 그리고 우리 동기 기봉이형과 준혁이까지, 여러분이 있었기에 지금의 제가 있습니다. 많은 도움을 받았고 힘들 때마다 여러분께 의지할 수 있었습니다. 감사합니다.

저에겐 모험이었을지 모르는 대학원생활을 믿고 지켜봐 주신 부모님께 감사의 말씀 드립니다. 믿고 지켜봐 주셨기에 더욱 열심히 정진할 수 있었고 무사히 마칠 수 있었습니다.

이제 저는 또 한걸음을 내딛습니다. 잊지 못할 2년의 대학원 생활을 기억하며 앞으로도 항상 성실하고 열심히 배우는 자세로 세상에 임하겠습니다.

감사하고 또 감사 드립니다.

2014년 2월

김두호